

11.11.2004

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年11月17日

出願番号
Application Number: 特願2003-386862

[ST. 10/C]: [JP2003-386862]

出願人
Applicant(s): サンケン電気株式会社

REC'D 04 JAN 2005

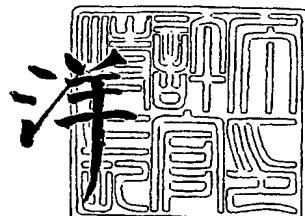
WIPO PCT

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年12月16日

特許庁長官
Commissioner,
Japan Patent Office

八 川



【書類名】 特許願
【整理番号】 SNK-202
【提出日】 平成15年11月17日
【あて先】 特許庁長官殿
【国際特許分類】 H02M 3/28
【発明者】
 【住所又は居所】 埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内
 【氏名】 麻生 真司
【特許出願人】
 【識別番号】 000106276
 【氏名又は名称】 サンケン電気株式会社
【代理人】
 【識別番号】 100083806
 【弁理士】
 【氏名又は名称】 三好 秀和
 【電話番号】 03-3504-3075
【選任した代理人】
 【識別番号】 100068342
 【弁理士】
 【氏名又は名称】 三好 保男
【選任した代理人】
 【識別番号】 100100712
 【弁理士】
 【氏名又は名称】 岩▲崎▼ 幸邦
【選任した代理人】
 【識別番号】 100087365
 【弁理士】
 【氏名又は名称】 栗原 彰
【選任した代理人】
 【識別番号】 100100929
 【弁理士】
 【氏名又は名称】 川又 澄雄
【選任した代理人】
 【識別番号】 100095500
 【弁理士】
 【氏名又は名称】 伊藤 正和
【選任した代理人】
 【識別番号】 100101247
 【弁理士】
 【氏名又は名称】 高橋 俊一
【選任した代理人】
 【識別番号】 100098327
 【弁理士】
 【氏名又は名称】 高松 俊雄
【手数料の表示】
 【予納台帳番号】 001982
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1

【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9803324

【書類名】特許請求の範囲**【請求項1】**

トランスの1次巻線に直列に接続された主スイッチとトランスの1次巻線の両端又は主スイッチの両端に接続され且つコンデンサ及び補助スイッチからなる直列回路の補助スイッチとを交互にオン／オフさせることによりトランスの2次巻線の電圧を整流平滑回路で整流平滑して直流出力を得る直流変換装置であって、

前記補助スイッチがオフした後に前記主スイッチの最小電圧から主スイッチがオンするまでの時間を検出する時差検出手段と、

前記時差検出手段の出力に基づき前記主スイッチのオン時刻を遅延させ、前記主スイッチが前記最小電圧の近傍でオンするように制御する遅延制御手段と、
を備えることを特徴とする直流変換装置。

【請求項2】

トランスの1次巻線に直列に接続された主スイッチとトランスの1次巻線の両端又は主スイッチの両端に接続され且つコンデンサ及び補助スイッチからなる直列回路の補助スイッチとを交互にオン／オフさせることによりトランスの2次巻線の電圧を整流平滑回路で整流平滑して直流出力を得る直流変換装置であって、

前記補助スイッチがオフした後に前記主スイッチの電圧が減少していくときの前記主スイッチの最小電圧を検出するボトム検出手段と、

前記主スイッチがオンしたことを検出するオン検出手段と、

前記ボトム検出手段で最小電圧が検出されてから前記オン検出手段で前記主スイッチがオンしたことが検出されるまでの時間を検出する時差検出手段と、

前記時差検出手段の出力に基づき前記主スイッチのオン時刻を遅延させ、前記主スイッチが前記最小電圧の近傍でオンするように制御する遅延制御手段と、
を備えることを特徴とする直流変換装置。

【請求項3】

前記時差検出手段の出力を積分する積分手段を有し、

前記遅延制御手段は、前記積分手段の積分出力に基づき前記主スイッチのオン時刻を遅延させ、前記主スイッチが前記最小電圧の近傍でオンするように制御することを特徴とする請求項1又は請求項2記載の直流変換装置。

【請求項4】

前記時差検出手段の出力を加算する加算手段と、

前記主スイッチのオン／オフの1周期毎に前記加算手段による加算結果から一定の値を減算する減算手段とを有し、

前記遅延制御手段は、前記加算手段の出力に基づき前記主スイッチのオン時刻を遅延させ、前記主スイッチが前記最小電圧の近傍でオンするように制御することを特徴とする請求項1又は請求項2記載の直流変換装置。

【請求項5】

前記遅延制御手段は、

抵抗に直列に接続された遅延用コンデンサの充電時間により、前記主スイッチをオンさせる信号を所定時間だけ遅延させる遅延部と、

前記積分手段の積分出力と基準電圧との差電圧を前記遅延用コンデンサに印加することにより、前記差電圧に応じて前記所定の遅延時間を短くさせる可変遅延部とを有し、

前記遅延用コンデンサの電圧に基づき生成される制御信号を前記主スイッチの制御端子に印加することを特徴とする請求項3記載の直流変換装置。

【請求項6】

前記遅延制御手段は、

抵抗に直列に接続された遅延用コンデンサの充電時間により、前記主スイッチをオンさせる信号を所定時間だけ遅延させる遅延部と、

前記加算手段の出力と基準電圧との差電圧を前記遅延用コンデンサに印加することにより、前記差電圧に応じて前記所定の遅延時間を短くさせる可変遅延部とを有し、

前記遅延用コンデンサの電圧に基づき生成される制御信号を前記主スイッチの制御端子に印加することを特徴とする請求項4記載の直流変換装置。

【請求項7】

前記トランスの1次巻線と前記主スイッチとからなる直列回路の両端には、直流電源又は交流電源の交流電圧を整流して整流電圧を得る整流電圧部が接続されていることを特徴とする請求項1乃至請求項6のいずれか1項記載の直流変換装置。

【請求項8】

前記トランスの1次巻線と前記主スイッチとの間に接続されたリアクトルと、

前記トランスに直列に接続され、前記主スイッチがオン時に前記リアクトルに蓄えられたエネルギーを前記主スイッチがオフ時に2次側に還流させる補助トランスと、
を備えることを特徴とする請求項1乃至請求項7のいずれか1項記載の直流変換装置。

【請求項9】

前記リアクトルは、前記トランスのコアに疎結合させて巻回された前記トランスの1次巻線及び2次巻線間のリーケージインダクタンスからなり、前記トランスのコアには前記トランスの1次巻線と前記補助トランスの2次巻線とが密結合させて巻回されてなることを特徴とする請求項8記載の直流変換装置。

【書類名】明細書

【発明の名称】直流変換装置

【技術分野】

【0001】

本発明は、高効率、低ノイズな直流変換装置に関するものである。

【背景技術】

【0002】

図14に従来の直流変換装置の一例を示す（特許文献1）。図14に示す直流変換装置は、アクティプクランプ方式と呼ばれるもので、直流電源VinにトランスTの1次巻線P1（巻数n1）を介してMOSFET（以下、FETと称する。）等からなる主スイッチQ1が接続され、1次巻線P1の両端には、FET等からなる補助スイッチQ2とスナバコンデンサC2とからなる直列回路が接続されている。主スイッチQ1及び補助スイッチQ2は、制御回路111のPWM制御により交互にオン／オフするようになっている。

【0003】

また、トランスTの1次巻線P1とトランスTの2次巻線S1とは互いに同相電圧が発生するように巻回されており、トランスTの2次巻線S1（巻数n2）には、ダイオードD10、D11とリアクトルL10とコンデンサC10とからなる整流平滑回路が接続されている。この整流平滑回路は、トランスTの2次巻線S1に誘起された電圧（オン／オフ制御されたパルス電圧）を整流平滑して直流出力を負荷30に出力する。

【0004】

制御回路111は、負荷30への出力電圧に基づき、主スイッチQ1をオン／オフ制御するためのパルスからなる制御信号を生成するとともに、出力電圧が所定の電圧となるようにその制御信号のデューティ比を制御する。

【0005】

さらに、直流変換装置は、インバータ112、ボトム検出回路113、第1ディレーレ回路114、第2ディレーレ回路115、ローサイドドライバ116、ハイサイドドライバ117を備えている。

【0006】

インバータ112は、制御回路111からの主スイッチQ1用のQ1制御信号Q1cを反転して第2ディレーレ回路115に出力する。ボトム検出回路113は、補助スイッチQ2がオフした後に主スイッチQ1の最小電圧（ボトム電圧）を検出し、ボトム検出信号Btmとして出力する。

【0007】

第1ディレーレ回路114は、制御回路111からのQ1制御信号Q1cの立上りタイミングをボトム検出回路113からのボトム検出信号Btmの立下りタイミングまで遅延させたQ1ゲート信号Q1gを生成してローサイドドライバ116に出力する。ローサイドドライバ116は、第1ディレーレ回路114からのQ1ゲート信号Q1gを主スイッチQ1のゲートに印加して主スイッチQ1を駆動する。第2ディレーレ回路115は、インバータ112で反転した補助スイッチQ2用のQ2制御信号Q2cの立上りタイミングを所定時間だけ遅延させたQ2ゲート信号Q2gを生成してハイサイドドライバ117に出力する。ハイサイドドライバ117は、第2ディレーレ回路115からのQ2ゲート信号Q2gを補助スイッチQ2のゲートに印加して補助スイッチQ2を駆動する。

【0008】

次に、このように構成された直流変換装置の動作を図15に示すタイミングチャートを参照しながら説明する。なお、図15では、主スイッチQ1の両端間の電圧Q1vを示している。

【0009】

まず、時刻t31において、制御回路111からのQ1制御信号Q1cがHレベルになると、Q2制御信号Q2cがLレベルになる。このため、Q2ゲート信号Q2gがLレベルになるため、補助スイッチQ2がオフする。また、ボトム検出信号Btmは時刻t31

においてHレベルとなる。

【0010】

そして、補助スイッチQ2がオフすると、主スイッチQ1の電圧Q1vが減少していく。時刻t32において、ボトム検出回路113により電圧Q1vの最小値（ボトム）が検出される。このとき、ボトム検出回路113からのボトム検出信号BtmはLレベルになる。

【0011】

そして、ボトム検出回路113からのボトム検出信号Btmの立下りタイミング（時刻t32）でHレベルになるQ1ゲート信号Q1gが、第1ディレー回路114により生成され、Q1ゲート信号Q1gがローサイドドライバ116を介して主スイッチQ1のゲートに印加されるため、主スイッチQ1がオンする。即ち、主スイッチQ1のボトム電圧スイッチ又はゼロボルトスイッチが達成できる。

【0012】

主スイッチQ1がオンすると、直流電源VinからトランスTの1次巻線P1を介して主スイッチQ1に電流が流れる。このとき、整流平滑回路には、S1→D10→L10→C10→S1と電流が流れる。

【0013】

次に、時刻t33において、Q1制御信号Q1cにより、主スイッチQ1をオフさせると、トランスTの1次巻線P1と、トランスTの1次及び2次巻線間のリーケージインダクタンスに蓄えられたエネルギーにより主スイッチQ1に形成された寄生コンデンサ（図示せず）が充電され電圧共振が形成されて、主スイッチQ1の電圧Q1vが時刻t33～時刻t34まで上昇する。また、整流平滑回路では、L10→C10→D11→L10と電流が流れ、負荷30に電流を供給する。

【0014】

そして、時刻t34において、Q2ゲート信号Q2gにより、補助スイッチQ2をオンさせると、トランスTの1次巻線P1に蓄えられたエネルギーがコンデンサC2に供給され、コンデンサC2が充電していく。次に、コンデンサC2に蓄えられたエネルギーは、C2→Q2→P1→C2に流れる。

【0015】

なお、従来の直流変換装置の関連技術として、例えば特許文献2がある。

【特許文献1】特開2000-92829号公報

【特許文献2】特開平7-203688号公報

【発明の開示】

【発明が解決しようとする課題】

【0016】

このように、従来の直流変換装置にあっては、補助スイッチQ2がオフした後に主スイッチQ1の電圧の最小値をボトム検出回路113により検出し、ボトム検出信号Btmの立下りタイミングでQ1ゲート信号Q1gがHレベルとなるように、主スイッチQ1のオンディレーを制御している。このため、ボトム検出回路113の検出誤差や外乱による検出点の乱れにより、主スイッチQ1のディレー時間が変化した場合、主スイッチQ1のQ1ゲート信号Q1gが変化するため、動作が非常に不安定となる。

【0017】

また、ボトム検出から、主スイッチQ1がオンするまでの遅れがあると、主スイッチQ1のオンはボトムより遅れてしまうため、ボトム検出から主スイッチQ1をオンさせるまでの遅れが小さくなるような回路を構成する必要があった。このため、主スイッチQ1を高速でオンさせる必要があり、スイッチングノイズが大きくなる等の欠点があった。

【0018】

本発明は、ボトム検出回路の誤差や外乱による検出点の乱れによる動作の不安定な点を改善するとともに、ボトム検出から主スイッチをオンさせるまでの遅れの影響をなくすことができ、スイッチングノイズを低減できる直流変換装置を提供することにある。

【課題を解決するための手段】

【0019】

上述した課題を解決するために、請求項1の発明は、トランスの1次巻線に直列に接続された主スイッチとトランスの1次巻線の両端又は主スイッチの両端に接続され且つコンデンサ及び補助スイッチからなる直列回路の補助スイッチとを交互にオン／オフさせることによりトランスの2次巻線の電圧を整流平滑回路で整流平滑して直流出力を得る直流変換装置であって、前記補助スイッチがオフした後に前記主スイッチの最小電圧から主スイッチがオンするまでの時間を検出する時差検出手段と、前記時差検出手段の出力に基づき前記主スイッチのオン時刻を遅延させ、前記主スイッチが前記最小電圧の近傍でオンするように制御する遅延制御手段とを備えることを特徴とする。

【0020】

請求項2の発明は、トランスの1次巻線に直列に接続された主スイッチとトランスの1次巻線の両端又は主スイッチの両端に接続され且つコンデンサ及び補助スイッチからなる直列回路の補助スイッチとを交互にオン／オフさせることによりトランスの2次巻線の電圧を整流平滑回路で整流平滑して直流出力を得る直流変換装置であって、前記補助スイッチがオフした後に前記主スイッチの電圧が減少していくときの前記主スイッチの最小電圧を検出するボトム検出手段と、前記主スイッチがオンしたことを検出するオン検出手段と、前記ボトム検出手段で最小電圧が検出されてから前記オン検出手段で前記主スイッチがオンしたことが検出されるまでの時間を検出する時差検出手段と、前記時差検出手段の出力に基づき前記主スイッチのオン時刻を遅延させ、前記主スイッチが前記最小電圧の近傍でオンするように制御する遅延制御手段とを備えることを特徴とする。

【0021】

請求項3の発明は、請求項1又は請求項2記載の直流変換装置において、前記時差検出手段の出力を積分する積分手段を有し、前記遅延制御手段は、前記積分手段の積分出力に基づき前記主スイッチのオン時刻を遅延させ、前記主スイッチが前記最小電圧の近傍でオンするように制御することを特徴とする。

【0022】

請求項4の発明は、請求項1又は請求項2記載の直流変換装置において、前記時差検出手段の出力を加算する加算手段と、前記主スイッチのオン／オフの1周期毎に前記加算手段による加算結果から一定の値を減算する減算手段とを有し、遅延制御手段は、前記加算手段の出力に基づき前記主スイッチのオン時刻を遅延させ、前記主スイッチが最小電圧の近傍でオンするように制御することを特徴とする。

【0023】

請求項5の発明は、請求項3記載の直流変換装置において、前記遅延制御手段は、抵抗に直列に接続された遅延用コンデンサの充電時間により、前記主スイッチをオンさせる信号を所定時間だけ遅延させる遅延部と、前記積分手段の積分出力と基準電圧との差電圧を前記遅延用コンデンサに印加することにより、前記差電圧に応じて前記所定の遅延時間を短くさせる可変遅延部とを有し、前記遅延用コンデンサの電圧に基づき生成される制御信号を前記主スイッチの制御端子に印加することを特徴とする。

【0024】

請求項6の発明は、請求項4記載の直流変換装置において、前記遅延制御手段は、抵抗に直列に接続された遅延用コンデンサの充電時間により、前記主スイッチをオンさせる信号を所定時間だけ遅延させる遅延部と、前記加算手段の出力と基準電圧との差電圧を前記遅延用コンデンサに印加することにより、前記差電圧に応じて前記所定の遅延時間を短くさせる可変遅延部とを有し、前記遅延用コンデンサの電圧に基づき生成される制御信号を前記主スイッチの制御端子に印加することを特徴とする。

【0025】

請求項7の発明は、請求項1乃至請求項6のいずれか1項記載の直流変換装置において、前記トランスの1次巻線と前記主スイッチとからなる直列回路の両端には、直流電源又は交流電源の交流電圧を整流して整流電圧を得る整流電圧部が接続されていることを特徴

とする。

【0026】

請求項8の発明は、請求項1乃至請求項7のいずれか1項記載の直流変換装置において、前記トランスの1次巻線と前記主スイッチとの間に接続されたリクトルと、前記トランスに直列に接続され、前記主スイッチがオン時に前記リクトルに蓄えられたエネルギーを前記主スイッチがオフ時に2次側に還流させる補助トランスとを備えることを特徴とする。

【0027】

請求項9の発明は、請求項8記載の直流変換装置において、前記リクトルは、前記トランスのコアに疎結合させて巻回された前記トランスの1次巻線及び2次巻線間のリーケージインダクタンスからなり、前記トランスのコアには前記トランスの1次巻線と前記補助トランスの2次巻線とが密結合させて巻回されてなることを特徴とする。

【発明の効果】

【0028】

本発明によれば、主スイッチの電圧がボトムに達してから、主スイッチがオンするまでの時間差を検出して有限のパルスを生成し、そのパルスが無くなるように主スイッチの制御信号を遅延させてるので、ボトム検出回路の誤差や外乱による検出点の乱れによる動作の不安定な点を改善し、安定な動作を得ることができる。また、ボトム検出から主スイッチをオンさせるまでの遅れの影響をなくすことができるので、主スイッチを高速でオンさせる必要がなく、スイッチングノイズを低減できる。

【発明を実施するための最良の形態】

【0029】

以下、本発明に係る直流変換装置の実施の形態を図面を参照して詳細に説明する。

【実施例1】

【0030】

図1は実施例1の直流変換装置の回路構成図である。なお、図1においては、図14に示した構成部分と同一部分には同一符号を付し、その説明を省略又は簡略化する。

【0031】

図1に示す直流変換装置において、主スイッチQ1及び補助スイッチQ2は、共にオフとなる期間（デッドタイム）を有し、制御回路11のPWM制御により交互にオン／オフするようになっている。制御回路11は、負荷30の出力電圧に基づき、主スイッチQ1をオン／オフ制御するためのパルスからなる制御信号を生成するとともに、整流平滑回路の出力電圧が所定の電圧となるようにその制御信号のデューティ比を制御する。

【0032】

さらに、直流変換装置は、インバータ12、時差検出回路13、第1ディレーリー回路14、第2ディレーリー回路15、ローサイドドライバ16、ハイサイドドライバ17、積分回路20を備えている。

【0033】

インバータ12は、制御回路11からの主スイッチQ1用のQ1制御信号Q1cを反転して第2ディレーリー回路15に出力する。時差検出回路13は、補助スイッチQ2がオフした後に主スイッチQ1の最小電圧（ボトム電圧）から主スイッチQ1がオンするまでの時間を検出し、時差検出信号Tdfとして出力する。積分回路20は、時差検出回路13からの時差検出信号Tdfを積分して積分出力Intを出力する。

【0034】

第1ディレーリー回路14は、本発明の遅延制御手段に対応し、積分回路20の積分出力Intと制御回路11のQ1制御信号Q1cとを入力し、積分回路20からの積分出力Intの値に応じて、Q1制御信号Q1cの立上り時刻からQ1ゲート信号Q1gの立上り時刻までの遅延時間が徐々に短くなるようなQ1ゲート信号Q1gを生成し、ローサイドドライバ116に出力する。

【0035】

ローサイドドライバ16は、第1ディレーリー回路14からのQ1ゲート信号Q1gを主スイッチQ1のゲートに印加して主スイッチQ1を駆動する。第2ディレーリー回路15は、インバータ12で反転した補助スイッチQ2用のQ2制御信号Q2cの立上りタイミングを所定時間だけ遅延させたQ2ゲート信号Q2gを生成してハイサイドドライバ17に出力する。ハイサイドドライバ17は、第2ディレーリー回路15からのQ2ゲート信号Q2gを補助スイッチQ2のゲートに印加して補助スイッチQ2を駆動する。

【0036】

次に、このように構成された直流変換装置の動作を図2及び図3に示すタイミングチャートを参照しながら説明する。図2は実施例1の直流変換装置における時差検出回路13の出力がなくなった定常時の各部の信号のタイミングチャートである。図3は実施例1の直流変換装置における時差検出回路13の出力が大きい状態から徐々に小さくなる過渡状態時の各部の信号のタイミングチャートである。なお、図2及び図3では、主スイッチQ1の両端間の電圧Q1vを示している。

【0037】

まず、時刻t1において、制御回路11からのQ1制御信号Q1cがHレベルになると、Q2制御信号Q2cがLレベルになる。このため、Q2ゲート信号Q2gがLレベルになり、補助スイッチQ2がオフする。また、時差検出信号Tdfは時刻t1においてLレベルとなる。

【0038】

そして、補助スイッチQ2がオフすると、主スイッチQ1の電圧Q1vが減少していく。時刻t2において、主スイッチQ1の電圧Q1vが最小電圧（ボトム電圧）になると、図3に示すように、時差検出回路13からの時差検出信号TdfはHレベルになる。時差検出信号Tdfは、主スイッチQ1の最小電圧（例えば、時刻t2）から主スイッチQ1がオン（例えば、時刻t21）するまでのパルス幅を有する。

【0039】

さらに、時差検出回路13からの時差検出信号Tdfは、積分回路20により積分されるため、積分出力Intは、時差検出信号Tdfの大きさに正比例した値となる。次に、第1ディレーリー回路14は、積分回路20からの積分出力Intの値に応じて、Q1制御信号Q1cの立上り時刻からQ1ゲート信号Q1gの立上り時刻までの遅延時間を短くするように制御する。例えば時刻t2～時刻t21では、積分出力Intが比較的大きいので、Q1制御信号Q1cの立上り時刻t1からQ1ゲート信号Q1gの立上り時刻t21までの遅延時間DT1を短くするように制御するので、次の周期のタイミングでは、Q1制御信号Q1cの立上り時刻t5からQ1ゲート信号Q1gの立上り時刻t61までの遅延時間DT2となる。さらに、その次のタイミングでは、Q1制御信号Q1cの立上り時刻t9からQ1ゲート信号Q1gの立上り時刻t101までの遅延時間DT3となる。即ち、実際のQ1ゲート信号Q1gの立上り時刻（オン時刻）を遅延制御することにより、主スイッチQ1の最小電圧から主スイッチQ1がオンするまでの時間がゼロに近づく。主スイッチQ1の最小電圧から主スイッチQ1がオンするまでの時間がゼロになった場合には、図2に示すようなタイミングチャートになる。即ち、主スイッチQ1のボトム電圧スイッチ又はゼロボルトスイッチが達成できる。

【0040】

次に、時刻t21において、Q1ゲート信号Q1gがローサイドドライバ16を介して主スイッチQ1のゲートに印加されるため、主スイッチQ1がオンする。

【0041】

主スイッチQ1がオンすると、直流電源VinからトランジスタTの1次巻線P1を介して主スイッチQ1に電流が流れる。このとき、整流平滑回路には、S1→D10→L10→C10→S1と電流が流れる。

【0042】

次に、時刻t3において、Q1制御信号Q1cにより、主スイッチQ1をオフさせると、トランジスタTの1次巻線P1と、トランジスタTの1次2次巻線間のリーケージインダクタン

スに蓄えられたエネルギーにより主スイッチQ1（FETのドレイン・ソース間）に形成された寄生コンデンサ（図示せず）が充電され電圧共振が形成されて、主スイッチQ1の電圧Q1vが時刻t₃～時刻t₄まで上昇する。また、整流平滑回路では、L10→C10→D11→L10と電流が流れ、負荷30に電流を供給する。

【0043】

また、インバータ12で反転した補助スイッチQ2用のQ2制御信号Q2cの立ち上り時刻を所定時間だけ遅延させたQ2ゲート信号Q2gが、第2ディレーリ回路15により生成される。Q2ゲート信号Q2gは、時刻t₄において、ハイサイドドライバ17を介して補助スイッチQ2のゲートに印加されて、補助スイッチQ2をオンさせる。このため、トランジスタTの1次巻線P1に蓄えられたエネルギーがコンデンサC2に供給され、コンデンサC2が充電されていく。次に、コンデンサC2に蓄えられたエネルギーは、C2→Q2→P1→C2に流れる。

【0044】

図4は図1に示した直流変換装置における時差検出回路13、積分回路20、第1ディレーリ回路14及び第2ディレーリ回路15の具体的な回路構成を示す図である。

【0045】

図4に示す時差検出回路13において、トランジスタQ3のベースには、ダイオードD1のカソードと抵抗R1の一端とコンデンサC1の一端とトランジスタQ4のコレクタが接続され、トランジスタQ3のエミッタはダイオードD1のアノードと抵抗R1の他端とトランジスタQ4のエミッタに接続されるとともに接地されている。トランジスタQ3のコレクタには抵抗R2の一端とインバータ131の入力端子とが接続され、抵抗R2の他端は電源Vccに接続され、インバータ131の出力端子は積分回路20に接続されている。コンデンサC1の他端は主スイッチQ1のドレインに接続されている。トランジスタQ4のベースはインバータ12の出力端子に接続されている。

【0046】

積分回路20は、抵抗R3とコンデンサC3とが直列接続されており、抵抗R3の一端がインバータ131の出力端子に接続され、コンデンサC3の一端が接地され、コンデンサC3と抵抗R3との接続点から積分出力Intが第1ディレーリ回路14の誤差増幅器141の非反転端子+に出力される。

【0047】

第1ディレーリ回路14において、誤差増幅器141の反転端子-には基準電源Erが接続され、誤差増幅器141の出力端子は、抵抗R4を介してダイオードD3のアノードに接続される。ダイオードD3のカソードは、抵抗R5の一端及びコンデンサC4の一端に接続され、抵抗R5の他端は電源Vccに接続され、コンデンサC4の他端は接地されている。制御回路11の出力は、バッファ142を介してダイオードD2のカソードに接続され、ダイオードD2のアノードはコンデンサC4の一端に接続される。抵抗R5とコンデンサC4との接続点はローサイドドライバ16を介して主スイッチQ1のゲートに接続される。

【0048】

第2ディレーリ回路15において、インバータ12の出力はバッファ151を介してダイオードD4のカソードに接続され、ダイオードD4のアノードはコンデンサC5の一端及び抵抗R6の一端に接続され、抵抗R6の他端は電源Vccに接続され、コンデンサC5の他端は接地されている。抵抗R6とコンデンサC5との接続点はハイサイドドライバ17を介して補助スイッチQ2のゲートに接続される。

【0049】

次に、時差検出回路13、積分回路20、第1ディレーリ回路14及び第2ディレーリ回路15の具体的な回路の動作を含む直流変換装置の動作を図2及び図3に示すタイミングチャートを参照しながら説明する。

【0050】

まず、時刻t₁において、制御回路11からのQ1制御信号Q1cがHレベルになると

、Q2制御信号Q2cがLレベルになる。このため、Q2ゲート信号Q2gがLレベルになり、補助スイッチQ2がオフする。

【0051】

そして、補助スイッチQ2がオフすると、時刻t₁～時刻t₂において、主スイッチQ1の電圧Q1vが減少していく。このとき、時差検出回路13では、Q2制御信号Q2cがLレベルであるので、トランジスタQ4はオフされ、D1→C1→P1→V_{in}→GNDと電流が流れ、トランジスタQ3がオフする。このため、トランジスタQ3のコレクタがHレベルになり、インバータ131の出力端子からLレベルの時差検出信号Tdfが出力されて、積分回路20内の抵抗R3の一端に供給される。

【0052】

次に、コンデンサC1の放電が終了し、時刻t₂において、電圧Q1vが最小値（ボトム）となると、V_{in}→P1→C1→Q3と電流が流れ、トランジスタQ3がオンする。これにより、トランジスタQ3のコレクタがLレベルになり、インバータ131の出力端子からHレベルの時差検出信号Tdfが出力されて、積分回路20内の抵抗R3の一端に供給される。

【0053】

従って、時刻t₂～時刻t_{2.1}まで、Hレベルの時差検出信号Tdfが積分回路20の抵抗R3の一端に供給される。このため、抵抗R3とコンデンサC3との接続点からの積分出力I_{int}は、高い電圧となって、誤差増幅器141の非反転端子+に入力されるため、誤差増幅器141の出力から積分出力の値に応じた電圧が得られる。このため、この電圧により、R4→D3→C4と電流が流れる。即ち、コンデンサC4には、抵抗R5からの電流とダイオードD3からの電流との合計電流が流れるので、コンデンサC4の充電時間が短くなる。

【0054】

つまり、積分回路20からの積分出力I_{int}の値に応じて、コンデンサC4の充電時間が短くなることで、Q1制御信号Q1cの立上り時刻からQ1ゲート信号Q1gの立上り時刻までの遅延時間を短くすることができる。従って、図3のタイミングチャートで既に説明したように、実際のQ1ゲート信号Q1gの立上り時刻（オン時刻）を遅延制御することにより、主スイッチQ1の最小電圧から主スイッチQ1がオンするまでの時間がゼロに近づくようになる。主スイッチQ1の最小電圧から主スイッチQ1がオンするまでの時間がゼロになった場合には、図2に示すようなタイミングチャートになる。即ち、主スイッチQ1のボトム電圧スイッチ又はゼロボルトスイッチが達成できる。

【0055】

次に、時刻t_{2.1}において、Q1ゲート信号Q1gがローサイドドライバ16を介して主スイッチQ1のゲートに印加されるため、主スイッチQ1がオンする。

【0056】

主スイッチQ1がオンすると、直流電源V_{in}からトランスTの1次巻線P1を介して主スイッチQ1に電流が流れる。このとき、整流平滑回路には、S1→D10→L10→C10→S1と電流が流れる。

【0057】

次に、時刻t₃において、Q1制御信号Q1cにより、主スイッチQ1をオフさせると、トランスTの1次巻線P1と、トランスTの1次2次巻線間のリーケージインダクタンスに蓄えられたエネルギーにより主スイッチQ1（FETのドレイン・ソース間）に形成された寄生コンデンサ（図示せず）が充電され電圧共振が形成されて、主スイッチQ1の電圧Q1vが時刻t₃～時刻t₄まで上昇する。

【0058】

仮にトランジスタQ4がオフのままであると、主スイッチQ1の電圧Q1vの上昇に伴ってトランジスタQ3がオンになり、インバータ131の出力端子からHレベルの時差検出信号Tdfが出力されて積分回路20内の抵抗R3の一端に供給されるので、第1ディレー回路14による遅延制御が乱される。しかし、Q2制御信号Q2cがHレベルの間（

時刻 t_3 ～時刻 t_5 の間) は、時差検出回路 13 のトランジスタ Q4 はオンされるので、トランジスタ Q3 はオフになり、時差検出信号 Tdf は L レベルを維持する。また、整流平滑回路では、L10 → C10 → D11 → L10 と電流が流れ、負荷 30 に電流を供給する。

【0059】

また、H レベルの Q2 制御信号 Q2c は、バッファ 151 を介してダイオード D4 のカソードに入力されるため、ダイオード D4 が逆バイアス状態となる。このため、電源 Vcc から抵抗 R6 を介してコンデンサ C5 に電流が流れ、コンデンサ C5 が充電されていく。即ち、R6 と C5 との時定数で決定される遅延時間だけ立上り時刻を遅延させた Q2 ゲート信号 Q2g が、第 2 ディレーリング回路 15 により生成される。

【0060】

そして、Q2 ゲート信号 Q2g は、時刻 t_4 において、ハイサイドドライバ 17 を介して補助スイッチ Q2 のゲートに印加されて、補助スイッチ Q2 をオンさせる。このため、トランス T の 1 次巻線 P1 に蓄えられたエネルギーがコンデンサ C2 に供給され、コンデンサ C2 が充電されていく。次に、コンデンサ C2 に蓄えられたエネルギーは、C2 → Q2 → P1 → C2 に流れる。

【0061】

このように、実施例 1 の直流変換装置によれば、補助スイッチ Q2 がオフした後に主スイッチ Q1 の最小電圧から主スイッチ Q1 がオンするまでの時間を検出して積分し、積分結果に基づき主スイッチ Q1 の最小電圧から主スイッチ Q1 がオンするまでの時間がゼロになるように制御することにより、従来のようなボトム検出回路を使用した場合に生じる誤差や外乱による検出点の乱れによる動作の不安定な点を改善し、安定な動作を得ることができる。

【0062】

また、時差検出回路 13 から出力される時差検出信号 Tdf は、主スイッチ Q1 が最小電圧でオンすると出力されなくなるので、時差検出信号 Tdf を積分回路 20 を用いて主スイッチ Q1 の制御信号を制御することにより、主スイッチ Q1 を最小電圧近傍でオンさせることができる。また、積分回路 20 を用いているので、安定した動作が得られる。

【0063】

また、主スイッチ Q1 の最小電圧から主スイッチ Q1 がオンするまでの時間差を検出しているので、主スイッチ Q1 の制御信号を印加してから主スイッチ Q1 がオンするまでの遅れの影響をなくすことができる。その結果、主スイッチ Q1 を高速でオンさせる必要がなく、スイッチングノイズを低減できる。

(実施例 1 の変形例)

【0064】

図 5 は実施例 1 の変形例の直流変換装置の回路構成図である。図 5 に示す実施例 1 の変形例の直流変換装置は、図 4 に示す実施例 1 の直流変換装置に対して、時差検出回路のみが異なる。以下では、図 4 に示す構成部分と同一部分には同一符号を付して、その説明は省略する。

【0065】

図 5 に示す時差検出回路 13a において、トランジスタ Q3 のベースには、ダイオード D1 のカソードと抵抗 R1 の一端とコンデンサ C1 の一端が接続され、トランジスタ Q3 のエミッタはダイオード D1 のアノードと抵抗 R1 の他端に接続されるとともに接地されている。トランジスタ Q3 のコレクタには抵抗 R2 の一端と NOR ゲート 132 の一方の入力端子とが接続され、抵抗 R2 の他端は電源 Vcc に接続され、NOR ゲート 132 の他方の入力端子にはインバータ 12 の出力端子が接続されている。NOR ゲート 132 の出力端子は積分回路 20 に接続されている。また、コンデンサ C1 の他端は主スイッチ Q1 のドレンに接続されている。

【0066】

次に、このように構成された実施例 1 の変形例の直流変換装置の動作を図 6 に示すタイ

ミングチャートを参照しながら説明する。ここでは、時差検出回路13aの動作を中心に説明する。

【0067】

まず、時刻 t_1 ～時刻 t_2 において、主スイッチQ1の電圧 $Q1v$ が減少していくと、時差検出回路13aでは、D1→C1→P1→Vin→GNDと電流が流れ、トランジスタQ3がオフする。このため、トランジスタQ3のコレクタがHレベルになり、制御信号SG1としてNORゲート132の一方の入力端子に供給される。これにより、NORゲート132は、その他方の入力端子に入力される信号とは無関係に、出力端子からLレベルの時差検出信号Tdfを出力し、積分回路20内の抵抗R3の一端に供給する。

【0068】

次に、時刻 t_2 において、電圧 $Q1v$ が最小値（ボトム）となると、Vin→P1→C1→Q3と電流が流れ、トランジスタQ3がオンする。これにより、トランジスタQ3のコレクタがLレベルになり、制御信号SG1としてNORゲート132の一方の入力端子に供給される。この際、NORゲート132は、その他方の入力端子にLレベルのQ2制御信号Q2cが入力されているので、出力端子からHレベルの時差検出信号Tdfを出力し、積分回路20内の抵抗R3の一端に供給する。

【0069】

従って、時刻 t_2 ～時刻 t_{21} まで、Hレベルの時差検出信号Tdfが積分回路20の抵抗R3の一端に供給される。このため、抵抗R3とコンデンサC3との接続点からの積分出力Intは、高い電圧となって、誤差増幅器141の非反転端子+に入力されるため、誤差増幅器141の出力から積分出力の値に応じた電圧が得られる。

【0070】

即ち、積分回路20からの積分出力Intの値に応じて、コンデンサC4の充電時間が短くなることで、Q1制御信号Q1cの立上り時刻からQ1ゲート信号Q1gの立上り時刻までの遅延時間を短くすることができる。従って、既に説明したように、実際のQ1ゲート信号Q1gの立上り時刻（オン時刻）を遅延制御することにより、主スイッチQ1の最小電圧から主スイッチQ1がオンするまでの時間がゼロに近づくように制御される。

【0071】

このように、実施例1の変形例に係る直流変換装置においても、実施例1の直流変換装置の効果と同様な効果が得られる。

【実施例2】

【0072】

図7は実施例2の直流変換装置の回路構成図である。図7に示す実施例2の直流変換装置は、図5に示す実施例1の変形例の直流変換装置に対して、パルス生成回路21が追加されるとともに、積分回路20を演算回路22に変更した点が異なる。以下では、図5に示した構成部分と同一部分には同一符号を付して、その説明は省略又は簡略化する。

【0073】

図7に示すパルス生成回路21は、インバータ12からのQ2制御信号Q2cの立上りエッジを検出する微分回路を構成している。パルス生成回路21において、NANDゲート212の一方の入力端子はインバータ12に接続され、他方の入力端子は、抵抗R7及びコンデンサC6からなる積分回路並びにインバータ211を介してインバータ12に接続されている。パルス生成回路21は、抵抗R7及びコンデンサC6の時定数により決定されるパルス幅を有するLレベルの微分信号Dfを生成し、演算回路22に出力する。パルス生成回路21は、スイッチQ1のオン／オフの1周期毎に演算回路22による加算結果から一定の値を減算する本発明の減算手段に対応する。

【0074】

演算回路22は、時差検出回路13aの出力を加算する本発明の加算手段に対応し、ダイオードD5のカソードと抵抗R3とコンデンサC3の一端とが直列接続されてなり、ダイオードD5のアノードは時差検出回路13aのNORゲート132の出力端子に接続され、コンデンサC3の他端は接地されている。また、抵抗R3とコンデンサC3との接続

点は、抵抗R8の一端に接続され、抵抗R8の他端はダイオードD6のアノードに接続されている。ダイオードD6のカソードは、パルス生成回路21のNANDゲート212の出力端子に接続されている。さらに、抵抗R3とコンデンサC3の接続点から演算出力In tが第1ディレー回路14の誤差増幅器141の非反転端子+に出力される。

【0075】

次に、このように構成された実施例2の直流変換装置の動作を図8に示すタイミングチャートを参照しながら説明する。ここでは、時差検出回路13a、パルス生成回路21及び演算回路22の動作を中心に説明する。

【0076】

まず、時刻t1～時刻t2において、主スイッチQ1の電圧Q1vが減少していくと、時差検出回路13aでは、D1→C1→P1→Vin→GNDと電流が流れ、トランジスタQ3がオフする。このため、トランジスタQ3のコレクタがHレベルになり、制御信号SG1としてNORゲート132の一方の入力端子に供給される。これにより、NORゲート132は、その他方の入力端子に入力される信号とは無関係に、出力端子からLレベルの時差検出信号Tdfを出力し、演算回路22内のダイオードD5のアノードに供給する。

【0077】

次に、時刻t2において、電圧Q1vが最小値（ボトム）となると、Vin→P1→C1→Q3と電流が流れ、トランジスタQ3がオンする。これにより、トランジスタQ3のコレクタがLレベルになり、制御信号SG1としてNORゲート132の一方の入力端子に供給される。この際、NORゲート132は、その他方の入力端子にLレベルのQ2制御信号Q2cが入力されているので、出力端子からHレベルの時差検出信号Tdfを出力し、演算回路22内のダイオードD5のアノードに供給する。

【0078】

従って、時刻t2～時刻t21まで、Hレベルの時差検出信号Tdfが演算回路22のダイオードD5のアノードに供給される。このため、抵抗R3を介してコンデンサC3に電荷が蓄積され、抵抗R3とコンデンサC3との接続点の電位が上昇する。この接続点からの演算出力In tは、誤差増幅器141の非反転端子+に入力されるため、誤差増幅器141の出力から演算出力の値に応じた電圧が得られる。

【0079】

即ち、演算回路22からの演算出力In tの値に応じて、コンデンサC4の充電時間が短くなることで、Q1制御信号Q1cの立上り時刻からQ1ゲート信号Q1gの立上り時刻までの遅延時間を短くすることができる。従って、既に説明したように、実際のQ1ゲート信号Q1gの立上り時刻（オン時刻）を遅延制御することにより、主スイッチQ1の最小電圧から主スイッチQ1がオンするまでの時間がゼロに近づくように制御される。

【0080】

また、Q2制御信号Q2cがHレベルの間（時刻t3～時刻t5の間）は、NORゲート132の制御により、時差検出回路13aからはLレベルの時差検出信号Tdfが出力される。また、パルス生成回路21は、Q2制御信号Q2cがHレベルになってから所定期間だけLレベルの微分信号Dfを出力するため、演算回路22内のコンデンサC3の電荷は、抵抗R8及びダイオードD6を介して放電され、抵抗R3とコンデンサC3の接続点の電位は低下する。これにより、次回に発生される時差検出信号Tdfのパルス幅が狭くなってしまってもコンデンサC3への電荷の蓄積が容易になる。

【0081】

このように、実施例2の直流変換装置によれば、実施例1の変形例の直流変換装置の効果が得られるとともに、さらに、軽負荷時等の効率改善でスイッチング周波数を制御した場合において、周波数が変化した場合であっても、時差検出信号Tdfの積分値を一定にできるので、高精度な制御が可能になる。

【実施例3】

【0082】

図9は実施例3の直流変換装置の回路構成図である。図9に示す実施例3の直流変換装置は、図1に示す実施例1の直流変換装置に対して、ボトム検出回路113とオン検出回路23と抵抗Rを追加し、時差検出回路13bは、ボトム検出回路113とオン検出回路23の出力に基づいて動作する。以下では、図1に示す構成部分と同一部分には同一符号を付して、その説明は省略又は簡略化する。

【0083】

ボトム検出回路113は、補助スイッチQ2がオフした後に主スイッチQ1の最小電圧(ボトム電圧)を検出し、ボトム検出信号Btmとして時差検出回路13bに送る。抵抗Rは、直流電源Vinの負極端と主スイッチQ1のソースとの間に接続されている。

【0084】

オン検出回路23は、主スイッチQ1がオンされたことを検出し、On信号として時差検出回路13bに送る。時差検出回路13bは、ボトム検出回路113からのボトム検出信号Btmとオン検出回路23からのOn信号とに基づいて、補助スイッチQ2がオフした後に主スイッチQ1の最小電圧(ボトム電圧)から主スイッチQ1がオンするまでの時間を検出し、時差検出信号Tdfとして積分回路20に出力する。

【0085】

図10は実施例3の直流変換装置の具体的な回路例である。図10に示すボトム検出回路113において、トランジスタQ3のベースには、ダイオードD1のカソードと抵抗R1の一端とコンデンサC1の一端とが接続され、トランジスタQ3のエミッタはダイオードD1のアノードに接続されると共に接地されている。トランジスタQ3のコレクタには抵抗R2の一端が接続され、抵抗R1の他端及び抵抗R2の他端は、電源Vccに接続されている。コンデンサC1の他端は、主スイッチQ1のドレインに接続されている。

【0086】

オン検出回路23において、誤差増幅器231の反転端子一には基準電源Er1が接続され、非反転端子十は主スイッチQ1のソースと抵抗Rとの接続点に接続されている。誤差増幅器231の出力端子は、時差検出回路13bに接続されている。

【0087】

時差検出回路13bにおいて、インバータ241の入力端子はオン検出回路23の誤差増幅器231の出力端子に接続されてOn信号が入力され、インバータ241の出力端子はANDゲート243の入力端子に接続されている。また、インバータ242の入力端子はボトム検出回路113のトランジスタQ3のコレクタに接続されてボトム検出信号Btmが入力され、インバータ242の出力端子はANDゲート243の入力端子に接続されている。ANDゲート243の入力端子には、インバータ241の出力と、インバータ242の出力と、制御回路11からのQ1制御信号Q1cが入力される。ANDゲート243は、時差検出信号Tdfを積分回路20に出力する。

【0088】

次に、このように構成された実施例3の直流変換装置の動作を図11に示すタイミングチャートを参照しながら説明する。ここでは、ボトム検出回路113、オン検出回路23、及び時差検出回路13bの動作を中心に説明する。

【0089】

まず、時刻t1～時刻t2において、主スイッチQ1の電圧Q1vが減少していくと、ボトム検出回路113では、D1→C1→P1→Vin→GNDと電流が流れ、トランジスタQ3がオフする。このため、トランジスタQ3のコレクタがHレベルになり、ボトム検出信号Btmとして時差検出回路13bのインバータ242の入力端子に供給される。これにより、ANDゲート243は、その他の入力端子に入力される信号とは無関係に、出力端子からLレベルの時差検出信号Tdfを出力し、積分回路20内の抵抗R3の一端に供給する。

【0090】

次に、コンデンサC1の放電が終了し、時刻t2において、抵抗R1から供給される電流がコンデンサC1の放電電流より大きくなると、Vcc→R1→Q3と電流が流れ、

トランジスタQ3がオンする。このため、ボトム検出回路113により電圧Q1vの最小値（ボトム）が検出される。このとき、トランジスタQ3のコレクタからLレベルのボトム検出信号Btmが時差検出回路13bのインバータ242の入力端子に供給され、インバータ242で反転されてANDゲート243に入力される。このとき、主スイッチQ1はオンされていないため、オン検出回路23はLレベルのOn信号を出力する。On信号は、時差検出回路13bのインバータ241の入力端子に供給され、インバータ242で反転されてANDゲート243に入力される。さらに、時刻t2においては、Q1制御信号Q1cはHレベルになっているため、ANDゲート243は、その出力端子からHレベルの時差検出信号Tdfを出力し、積分回路20内の抵抗R3の一端に供給する。

【0091】

従って、時刻t2～時刻t21まで、Hレベルの時差検出信号Tdfが積分回路20の抵抗R3の一端に供給される。このため、抵抗R3とコンデンサC3との接続点からの積分出力Intは、高い電圧となって、誤差増幅器141の非反転端子+に入力されるため、誤差増幅器141の出力から積分出力の値に応じた電圧が得られる。

【0092】

即ち、積分回路20からの積分出力Intの値に応じて、コンデンサC4の充電時間が短くなることで、Q1制御信号Q1cの立上り時刻からQ1ゲート信号Q1gの立上り時刻までの遅延時間を短くすることができる。従って、既に説明したように、実際のQ1ゲート信号Q1gの立上り時刻（オン時刻）を遅延制御することにより、主スイッチQ1の最小電圧から主スイッチQ1がオンするまでの時間がゼロに近づくように制御される。

【0093】

また、時刻t21において、主スイッチQ1がオンして、主スイッチQ1に電流が流れることにより、主スイッチQ1のソースに接続された抵抗Rの両端に電圧が発生し、オン検出回路23の誤差増幅器231の非反転端子+に供給される。これにより、誤差増幅器231から出力されるOn信号がHレベルになる。On信号は、時差検出回路13bのインバータ241の入力端子に供給され、インバータ241で反転されてANDゲート243に入力される。従って、ANDゲート243から出力される時差検出信号Tdfは、主スイッチQ1がオンされることによりLレベルに変化する。

【0094】

次に、時刻t3において、主スイッチQ1がオフすると、主スイッチQ1のソースに接続された抵抗Rの両端の電圧が減少し、誤差増幅器231から出力されるOn信号がLレベルになる。On信号は、時差検出回路13bのインバータ241の入力端子に供給され、インバータ241で反転されてANDゲート243に入力される。しかし、時刻t3～時刻t5の間は、LレベルのQ1制御信号Q1cがANDゲート243に入力されるので、ANDゲート243から出力される時差検出信号Tdfは、Lレベルを維持する。

【0095】

このように、実施例3の直流変換装置においても、実施例1の直流変換装置の効果と同様な効果が得られる。

【実施例4】

【0096】

次に実施例4の直流変換装置を説明する。実施例4の直流変換装置では、トランスの1次巻線に直列に接続されるリアクトルのインダクタンスの値を大きくし、主スイッチQ1がオン時にリアクトルに蓄えられるエネルギーを2次側に還流する補助トランスを設けたことを特徴とする。

【0097】

図12は実施例4の直流変換装置を示す回路構成図である。図12に示す実施例4の直流変換装置は、図1に示す実施例1の直流変換装置に対して、トランスT1及びトランスT1の周辺回路が異なるので、その部分についてのみ説明する。

【0098】

この例では、補助トランスをトランスT1に結合したもので、トランスT1には、1次

巻線P1（巻数n1、補助トランスT1の1次巻線を兼用）と2次巻線S1（巻数n2）と3次巻線S2（巻数n3、補助トランスT1の2次巻線に対応）とが巻回されている。

【0099】

トランスT1の2次巻線S1と3次巻線S2との直列回路の両端には、ダイオードD8とコンデンサC10との直列回路が接続されている。2次巻線S1と3次巻線S2との接続点とダイオードD8とコンデンサC10との接続点とには、ダイオードD7が接続されている。1次巻線P1と2次巻線S1とは同相に巻回され、1次巻線P1と3次巻線S2とは逆相に巻回されている。

【0100】

トランスT1の2次巻線S1を1次巻線P1と疎結合させ、1次巻線P1及び2次巻線S1間のリーケージインダクタンスにより、トランスT1に直列に接続されるリアクトル（図示せず）を代用している。トランスT1の3次巻線S2を1次巻線P1と密結合させている。

【0101】

このように構成された実施例4の直流変換装置の動作を説明する。基本的な動作は、実施例1の動作と同様であり、ここでは、トランスT1の2次側回路の動作を中心に説明する。

【0102】

まず、主スイッチQ1をオンさせると、 $V_{in} \rightarrow P1 \rightarrow Q1 \rightarrow V_{in}$ で電流が流れる。また、この時刻に、トランスT1の2次巻線S1にも電圧が発生し、 $S1 \rightarrow D7 \rightarrow C10 \rightarrow S1$ で電流が流れる。このため、ダイオードD7の電流が直線的に増大する。

【0103】

次に、主スイッチQ1をオフさせると、トランスT1のインダクタンスに蓄えられたエネルギーは、トランスT1を介して2次側に還流される。2次側では、トランスT1の3次巻線S2に電圧が誘起されるため、 $S2 \rightarrow D8 \rightarrow C10 \rightarrow S1 \rightarrow S2$ と電流が流れる。このため、ダイオードD8に電流が流れる。

【0104】

このように、トランスT1の1次巻線P1に直列に接続されるインダクタンスの値を大きくし、主スイッチQ1がオン時に蓄えられるエネルギーをトランスT1を介して2次側に還流するため、効率が良くなる。また、ダイオードD7及びダイオードD8により、主スイッチQ1のオン、オフ期間に2次側電流が流れ連続的となる。このため、コンデンサC10のリップル電流も減少する。

【0105】

次に、補助トランスをトランスT1に結合したトランスの構成例を図13に示す。図13に示すトランスは、日の字型のコア40を有し、コア40のコア部40aには、1次巻線P1と3次巻線S2とが近接して巻回されている。これにより、1次及び3次巻線間にわずかなリーケージインダクタンスを持たせ、また、コア40にはパスコア40cとギャップ41が形成され、外周コアには2次巻線S1が巻回されている。即ち、パスコア40cにより、1次巻線P1と2次巻線S1を疎結合させることにより、リーケージインダクタンスを大きくしている。このリーケージインダクタンスをリアクトル（図示せず）の代替としている。

【0106】

また、外周コア上で且つ1次巻線P1と2次巻線S1との間に、凹部40bが2箇所形成されている。この凹部40bにより、外周コアの磁路の一部の断面積が他の部分よりも狭くなり、その部分のみが飽和するので、コア損失を低減できる。

【0107】

このように、トランスTのコアの形状と巻線の工夫により、トランスT1とリアクトルのエネルギーを2次側に帰還する補助トランスとを一つのコア40に結合し、パスコア40cを設けることにより、大きなリーケージインダクタンスを得て、トランス部分とリアクトルとを結合したので、直流変換装置を小型化、低価格化することができる。

【0108】

なお、上述した実施例1～実施例4では、トランスの1次巻線P1の両端に、補助スイッチQ2とコンデンサC2とからなる直列回路を接続したが、この直列回路は、例えば、主スイッチQ1の両端に接続しても良い。

【0109】

また、実施例1～実施例4では、トランスの1次巻線P1と主スイッチQ1とからなる直列回路に、直流電源Vinを接続したが、例えば、この直列回路に、交流電源の交流電圧を整流して整流電圧を得る整流電圧部を接続しても良い。

【0110】

また、実施例1～実施例4では、主スイッチQ1に寄生コンデンサのみを有していたが、主スイッチQ1の両端にさらにコンデンサを接続しても良い。

【0111】

さらに、実施例1～実施例3の直流変換装置のトランスの2次側回路に代えて、図12に示す実施例4の直流変換装置のトランスの2次側回路を用いても良い。

【0112】

また、第2ディレー回路15にも第1ディレー回路14のような遅延制御を行なっても良い。

【産業上の利用可能性】**【0113】**

本発明は、DC-DC変換型の電源回路やAC-DC変換型の電源回路に適用可能である。

【図面の簡単な説明】**【0114】**

【図1】実施例1の直流変換装置を示す回路構成図である。

【図2】実施例1の直流変換装置における時差検出信号がゼロになった定常時の各部の信号のタイミングチャートである。

【図3】実施例1の直流変換装置における時差検出信号がゼロに近づく過渡状態時の各部の信号のタイミングチャートである。

【図4】図1に示した直流変換装置における時差検出回路、積分回路、第1ディレー回路及び第2ディレー回路の具体的な回路構成図である。

【図5】実施例1の変形例の直流変換装置を示す回路構成図である。

【図6】実施例1の変形例の直流変換装置の動作を示すタイミングチャートである。

【図7】実施例2の直流変換装置を示す回路構成図である。

【図8】実施例2の直流変換装置の動作を示すタイミングチャートである。

【図9】実施例3の直流変換装置を示す回路構成図である。

【図10】実施例3の直流変換装置の時差検出回路、積分回路、第1ディレー回路及び第2ディレー回路の具体的な回路構成図である。

【図11】実施例3の直流変換装置の動作を示すタイミングチャートである。

【図12】実施例4の直流変換装置を示す回路構成図である。

【図13】実施例4の直流変換装置に設けられたトランスの構造図である。

【図14】従来の直流変換装置の一例を示す回路図である。

【図15】従来の直流変換装置の各部の信号のタイミングチャートである。

【符号の説明】**【0115】**

11, 111 制御回路

12, 112 インバータ

13, 13a, 13b 時差検出回路

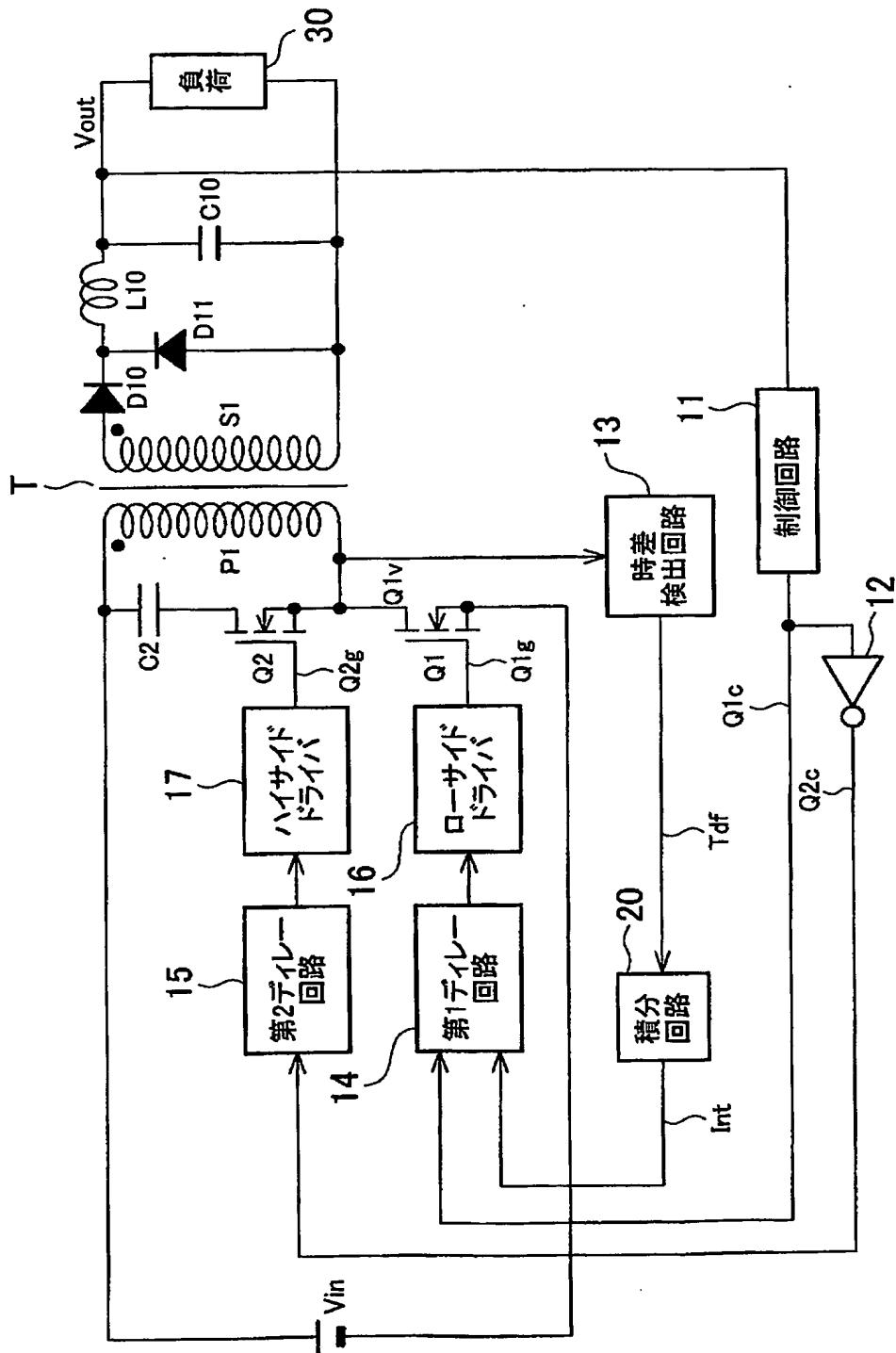
14, 114 第1ディレー回路

15, 115 第2ディレー回路

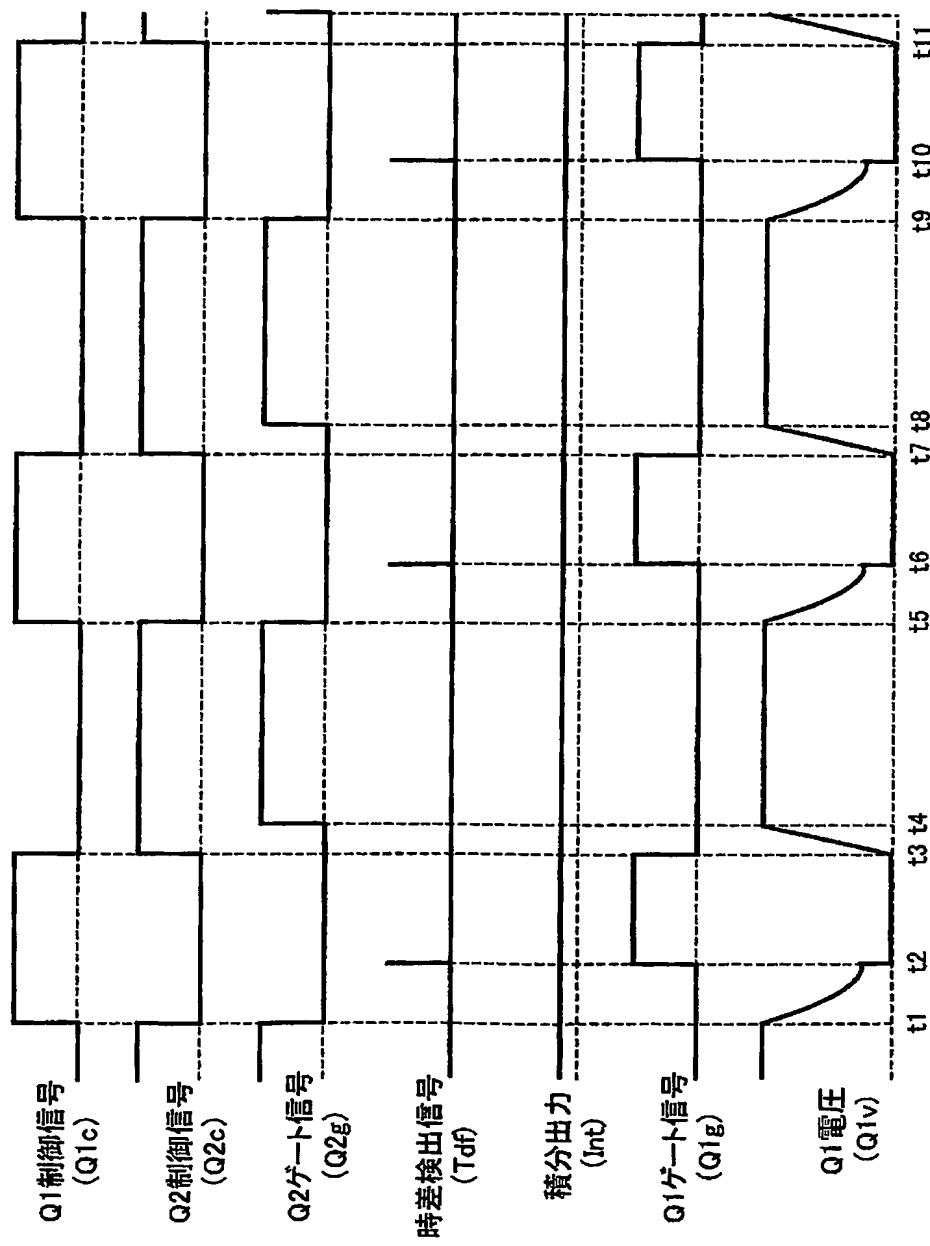
16, 116 ローサイドドライバ

17, 117 ハイサイドドライバ
20 積分回路
23 オン検出回路
30 負荷
113 ポトム検出回路
Q1 主スイッチ
Q2 補助スイッチ
T, T1 トランス

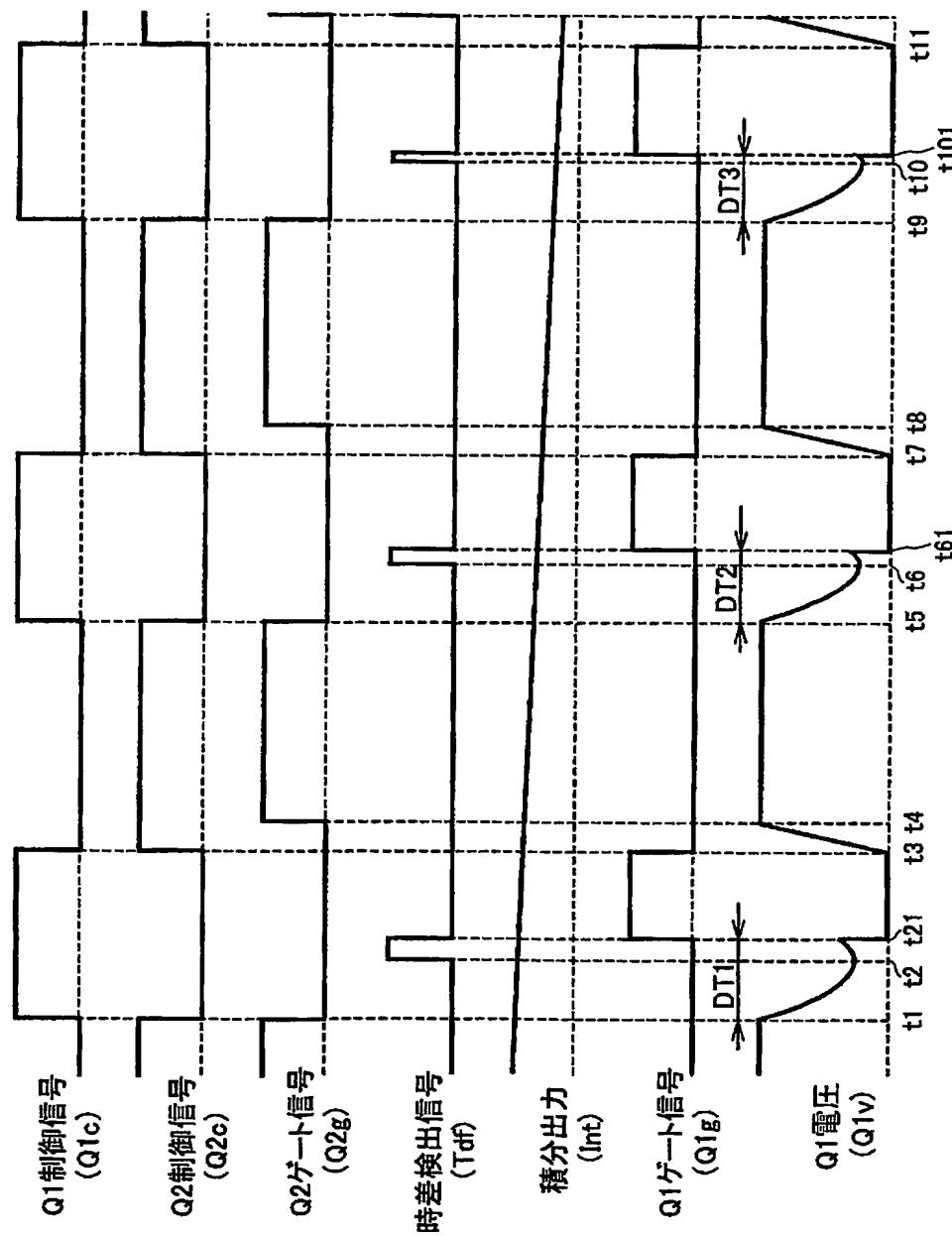
【書類名】 図面
【図1】



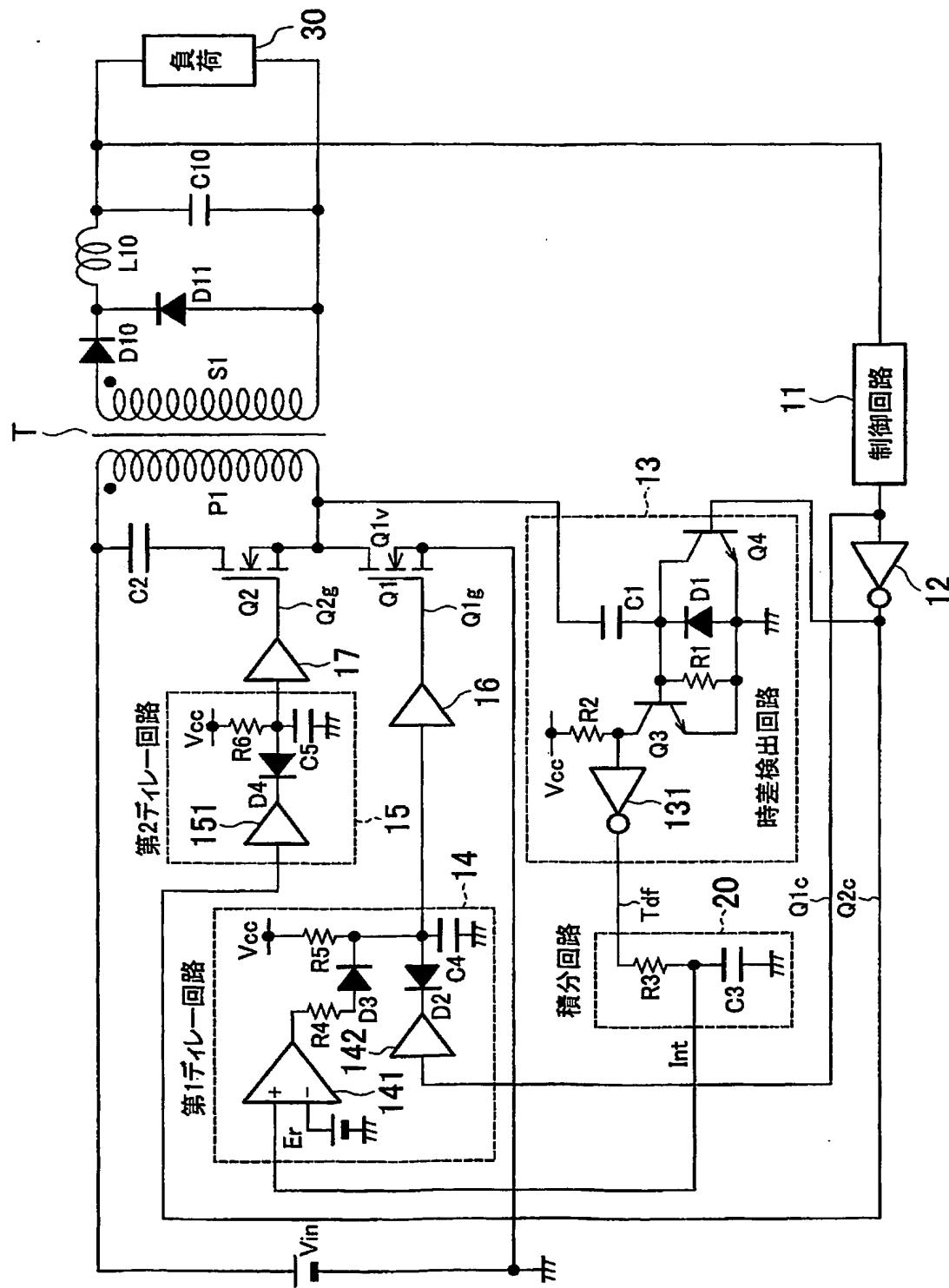
【図 2】



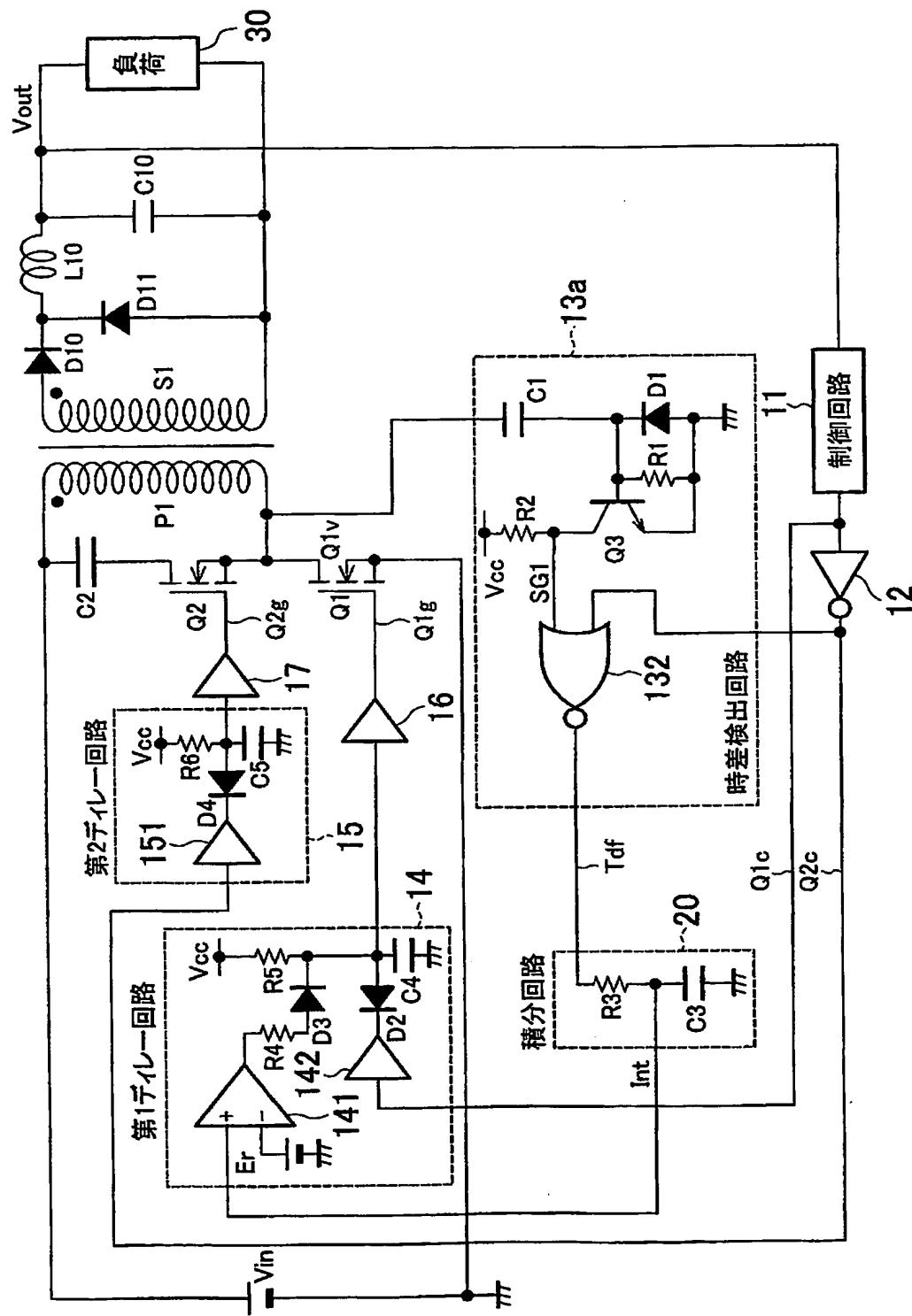
【図3】



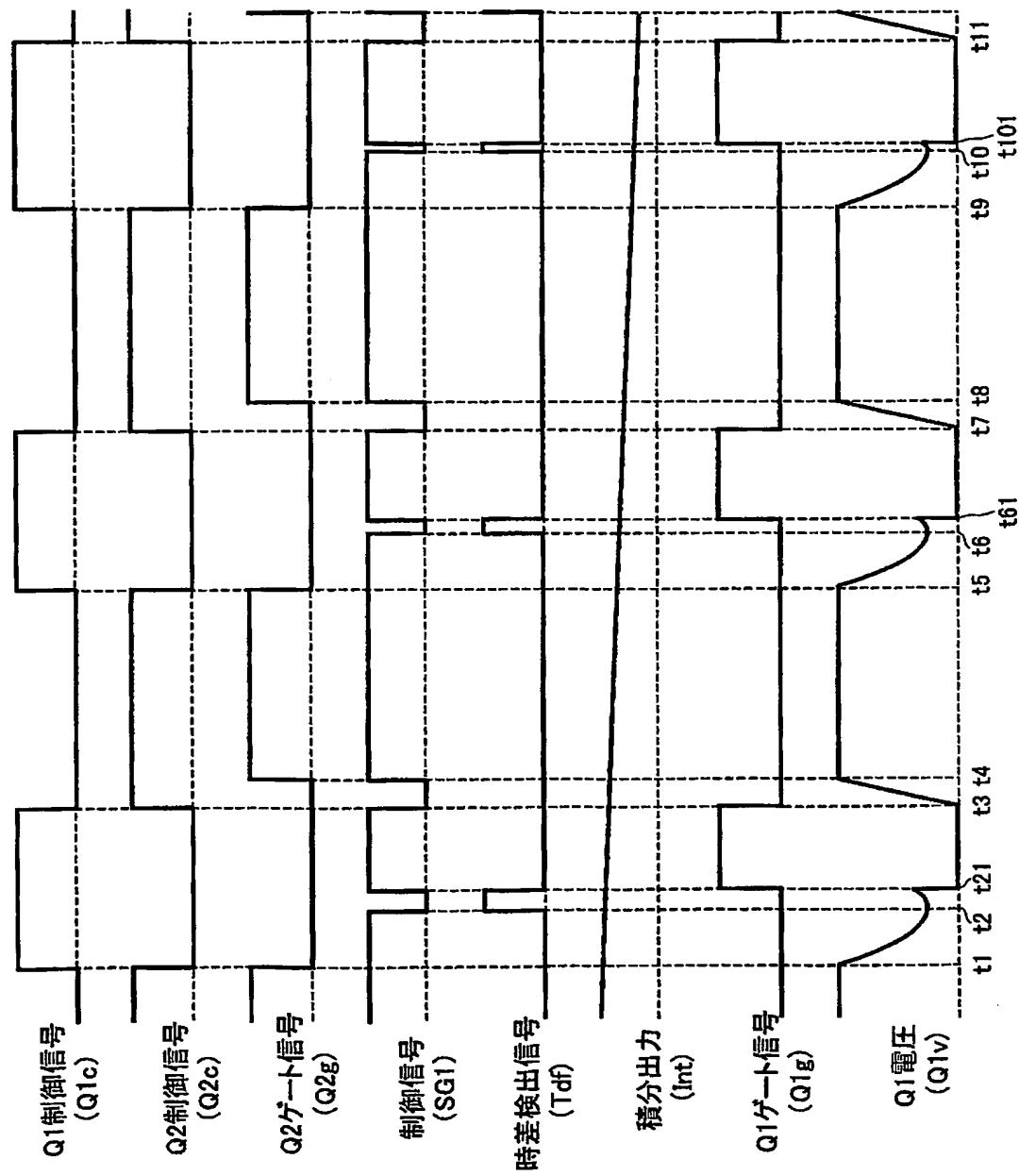
【図4】



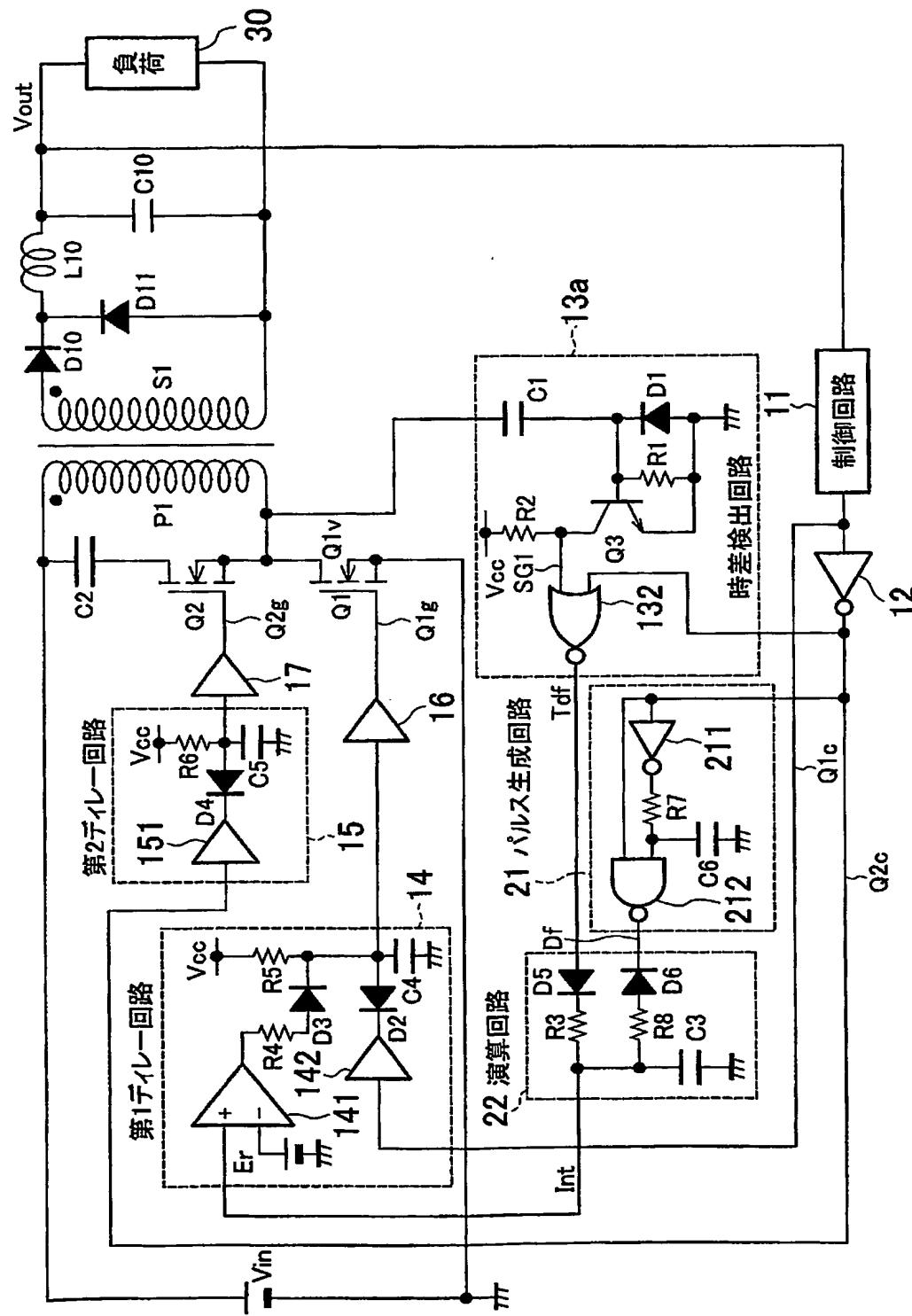
【図 5】



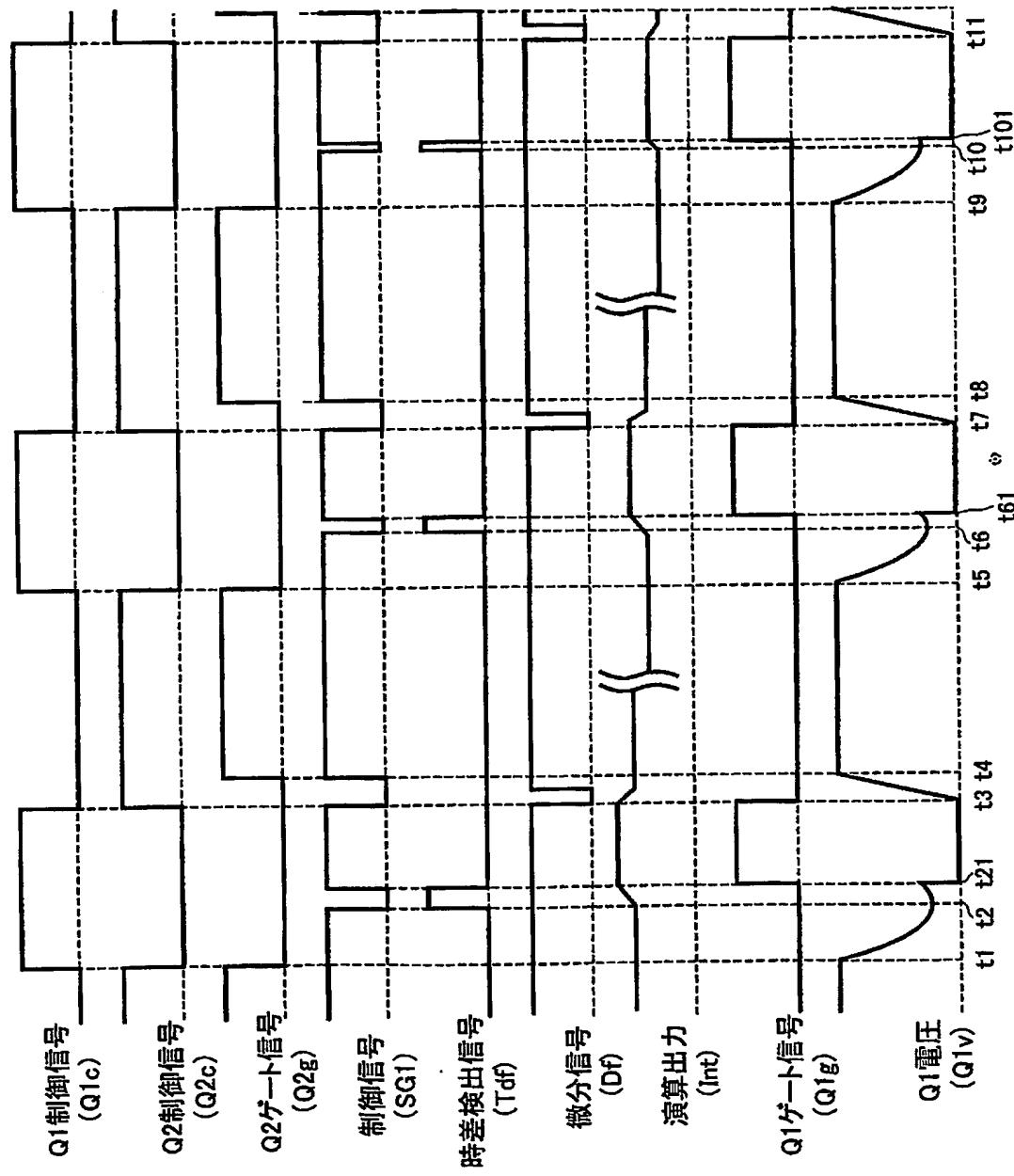
【図 6】



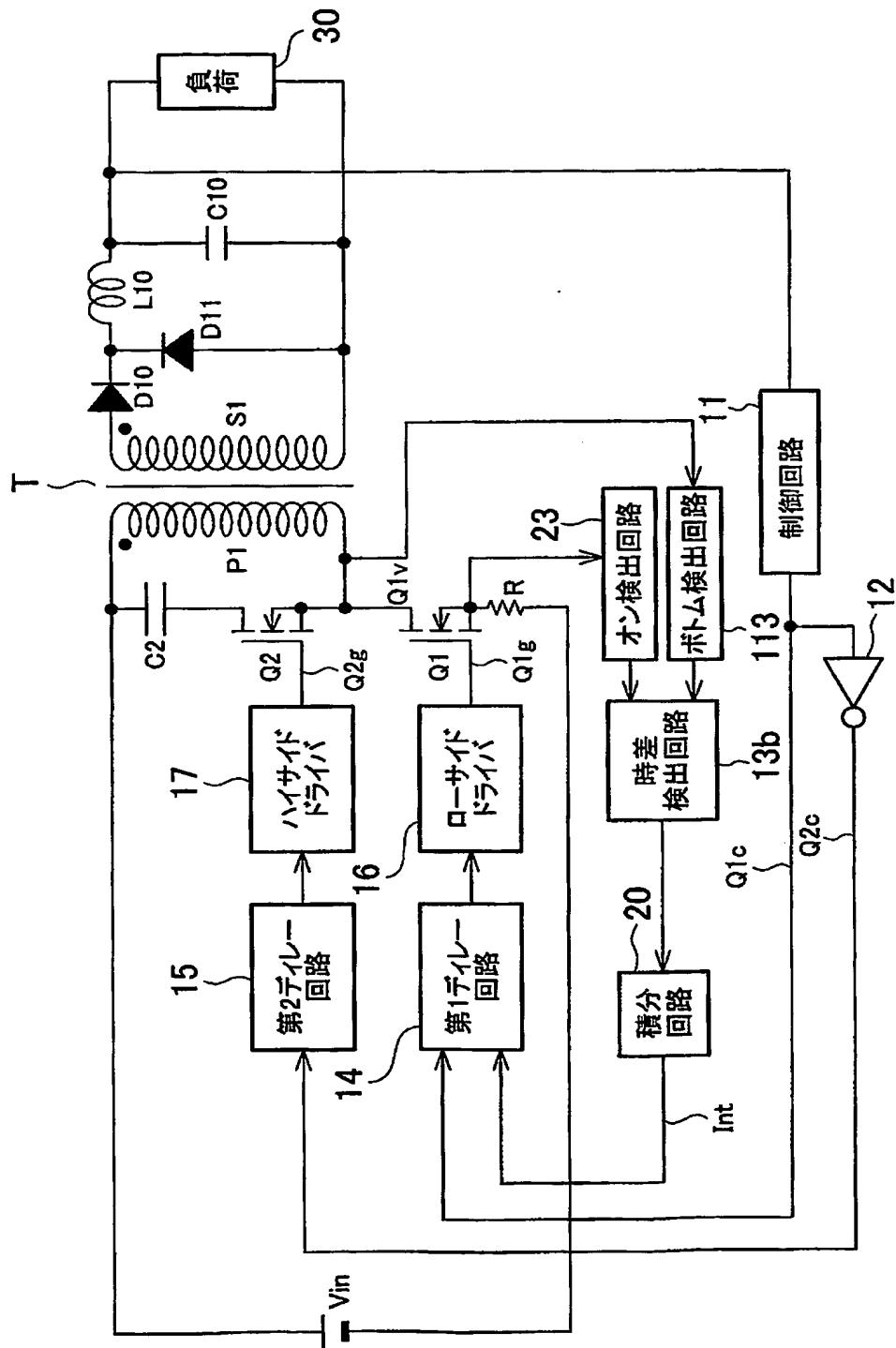
【図7】



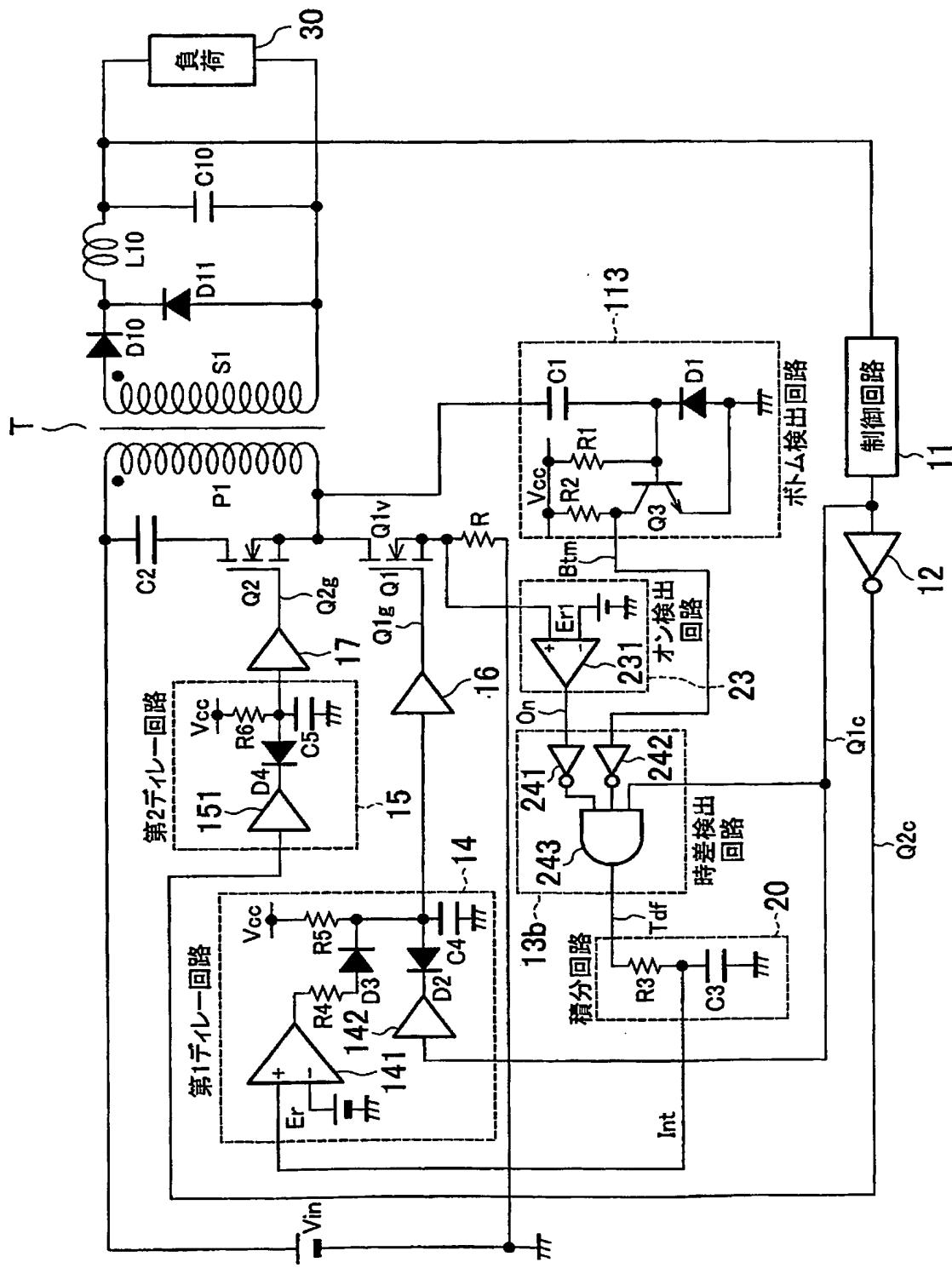
【図 8】



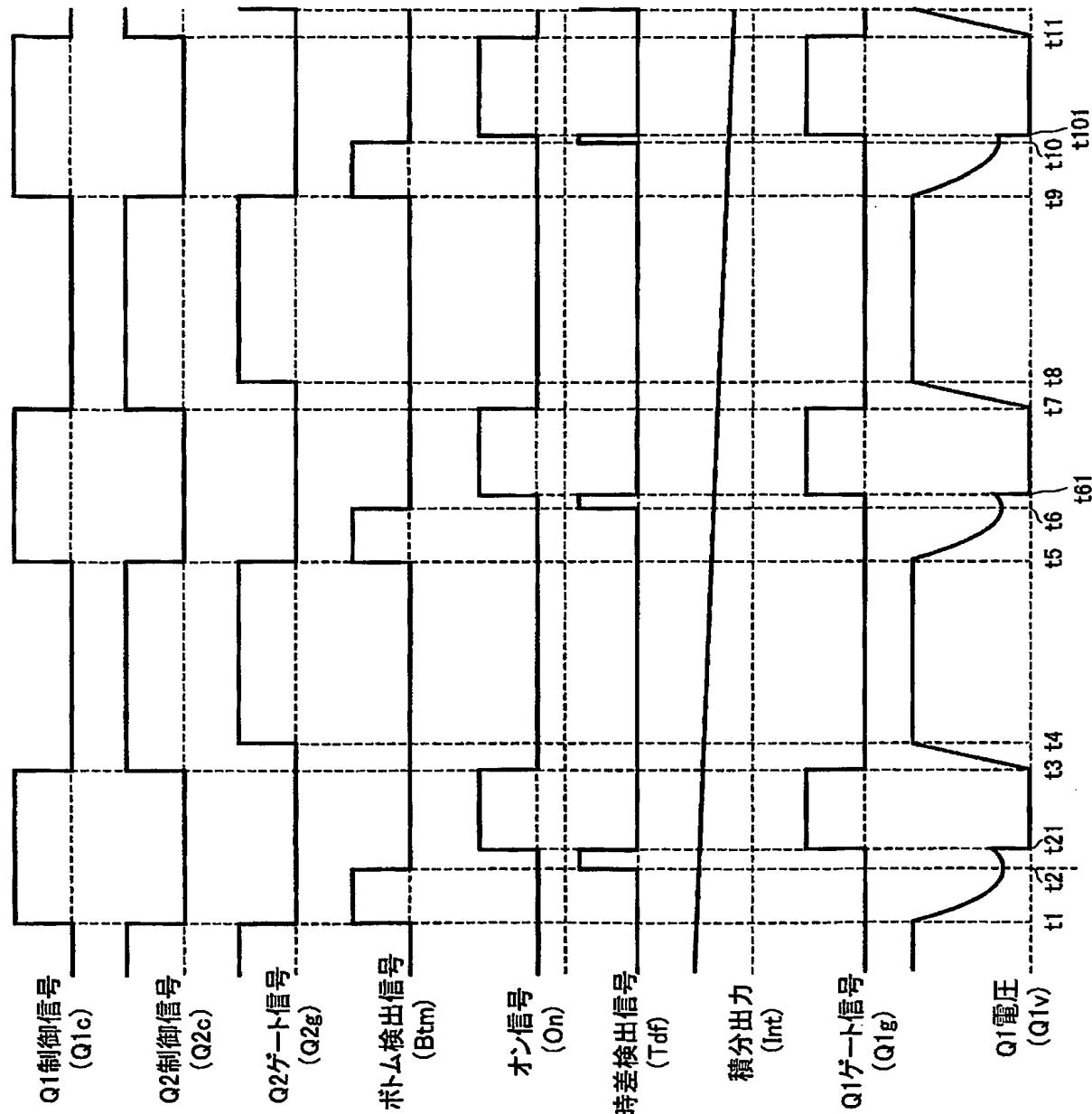
【図 9】



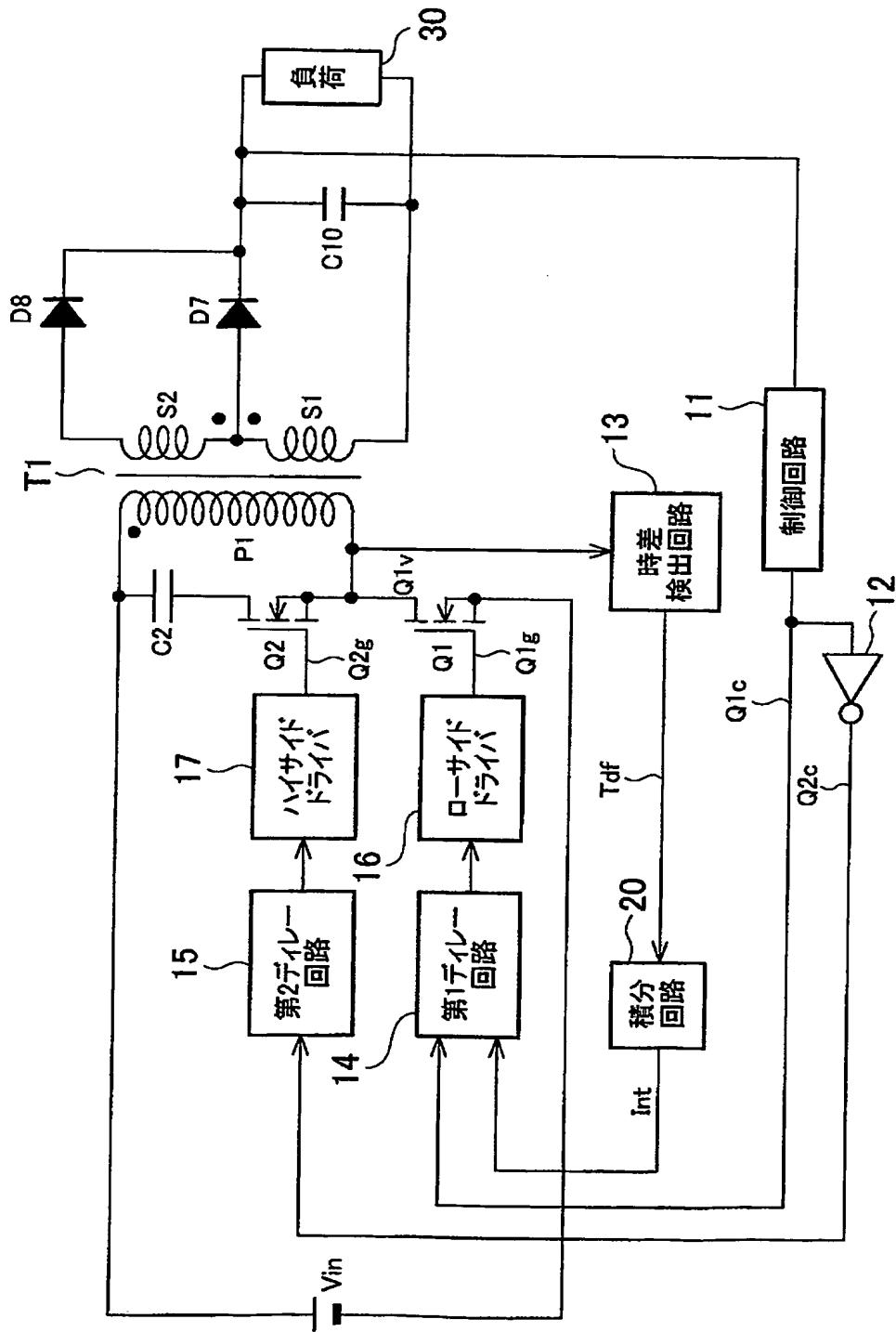
【図10】



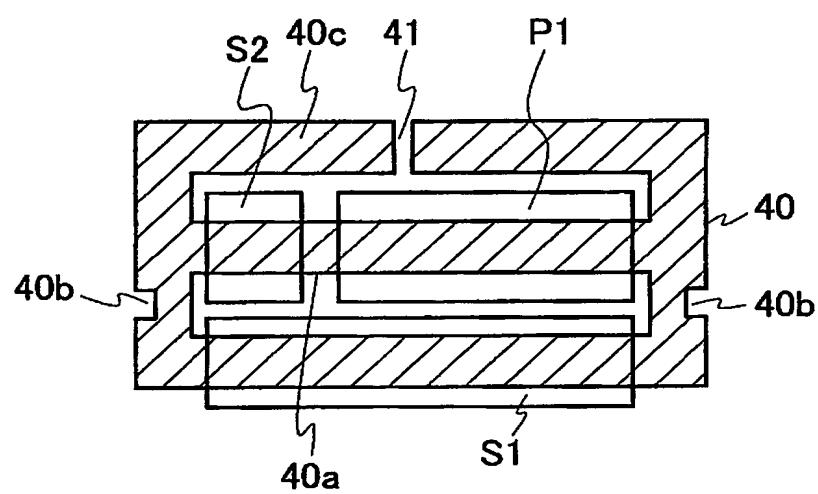
【図11】



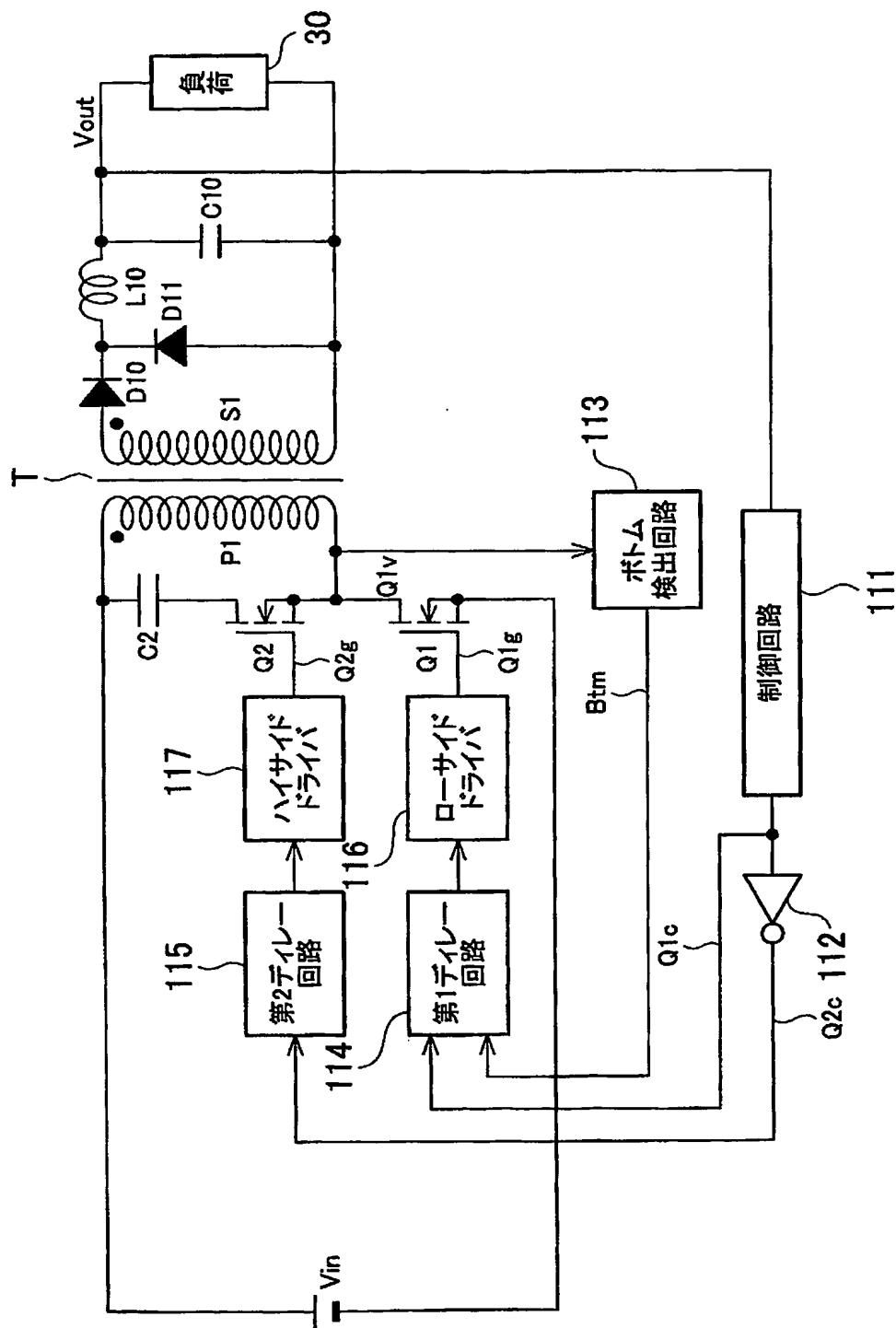
【図12】



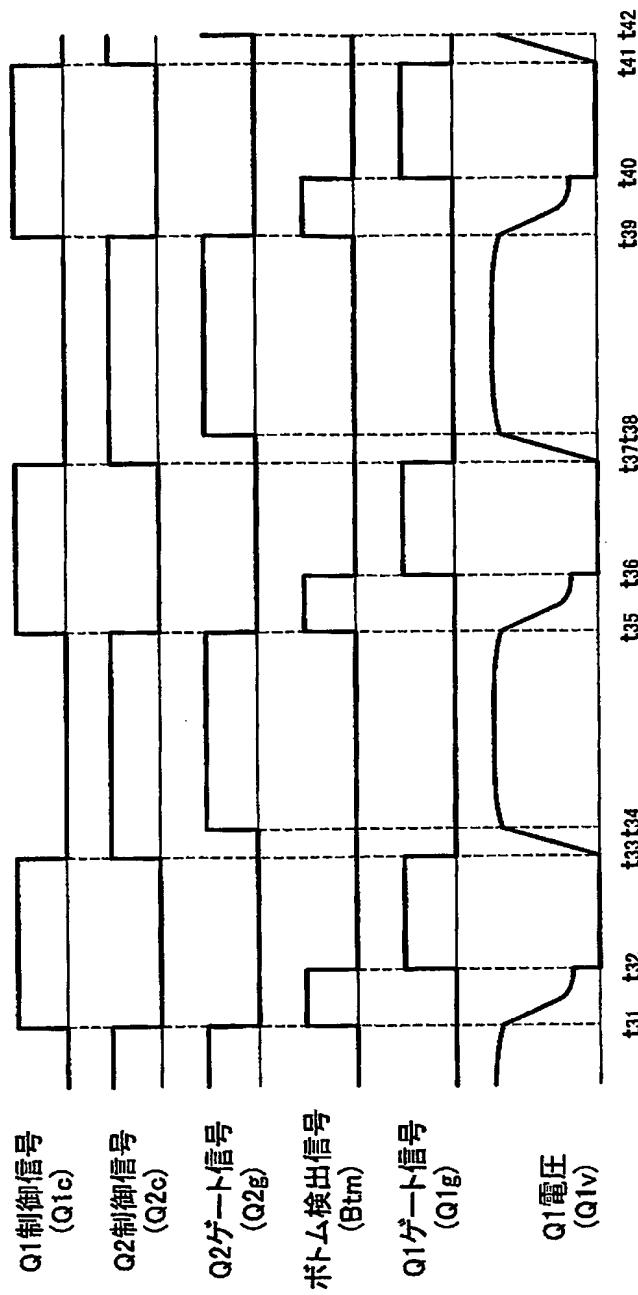
【図13】



【図14】



【図 15】



【書類名】要約書

【要約】

【課題】ボトム検出回路の誤差や外乱による検出点の乱れによる動作の不安定な点を改善する直流変換装置を提供する。

【解決手段】トランスTの1次巻線P1に直列に接続された主スイッチQ1とトランスTの1次巻線P1の両端又は主スイッチQ1の両端に接続され且つコンデンサC2及び補助スイッチQ2からなる直列回路の補助スイッチQ2とを交互にオン／オフさせることによりトランスTの2次巻線S1に発生される電圧を整流平滑して直流出力を得る直流変換装置であって、補助スイッチQ2がオフした後に主スイッチQ1の最小電圧から主スイッチQ1がオンするまでの時間を検出する時差検出回路13と、時差検出回路13の出力に基づき主スイッチQ1のオン時刻を遅延させ、主スイッチQ1が最小電圧の近傍でオンするように制御する第1ディレー回路14と備える。

【選択図】図1

特願 2003-386862

出願人履歴情報

識別番号 [000106276]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住所 埼玉県新座市北野3丁目6番3号

氏名 サンケン電気株式会社